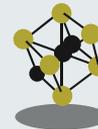
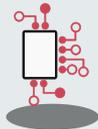


# Chapitre 3

# Diversité des Architectures Processeur

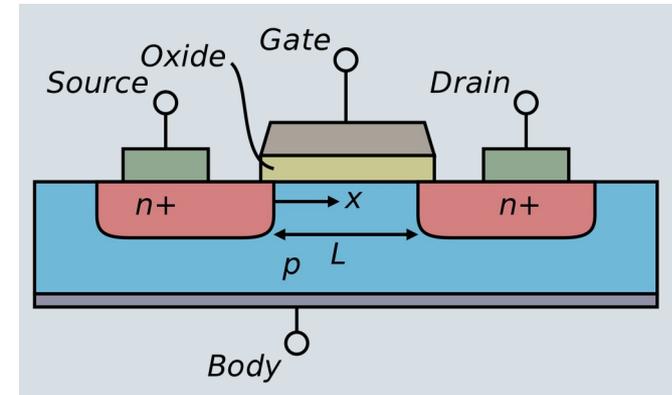
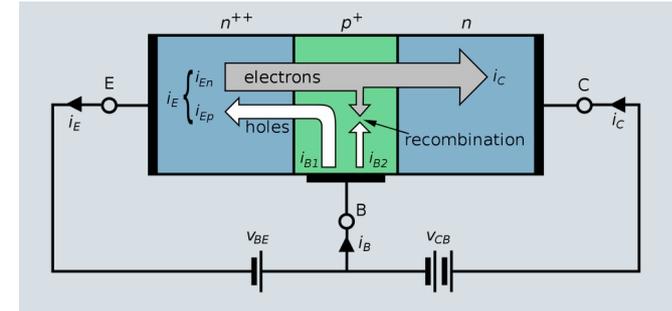


### Bref rappel

1947: Invention du **Transistor à Jonction Bipolaire** →  
par Bardeen, Schokley et Brattain (Bell labs), Lauréats du Prix Nobel

1958/1959: Création des **Circuits Intégrés**  
par Texas Instruments (IC hybride), puis Fairchild (vrai IC monolithique)

1960: Invention du **Transistor à Effet de Champ MOS** →  
par Mohammed Atalla et Dawon Kahng



## Premier processeur

Le premier processeur commercial est le 4004, annoncé par Intel le 15 novembre 1971.

En réalité, l'armée américaine avait déjà développé un processeur en juin 1970, gardé secret pour le F-14.

À titre de comparaison, la mission Apollo 11 s'est déroulée deux ans plus tôt !

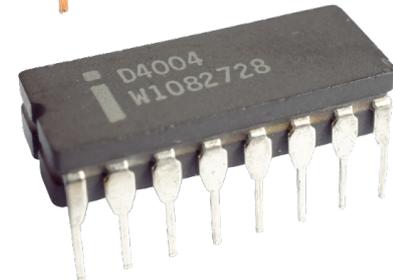
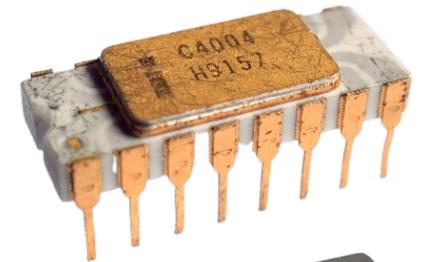
Le 4004 possède 2 300 transistors gravés en 10  $\mu\text{m}$ .

C'est un processeur 4 bits, à 16 broches.

Son ISA compte 45 instructions,  
dont du saut conditionnel et de l'appel de fonction.

Cadencé à 740 kHz, il peut alors réaliser 90 kIPS.

Le tout pour la modique somme de 60 \$ !



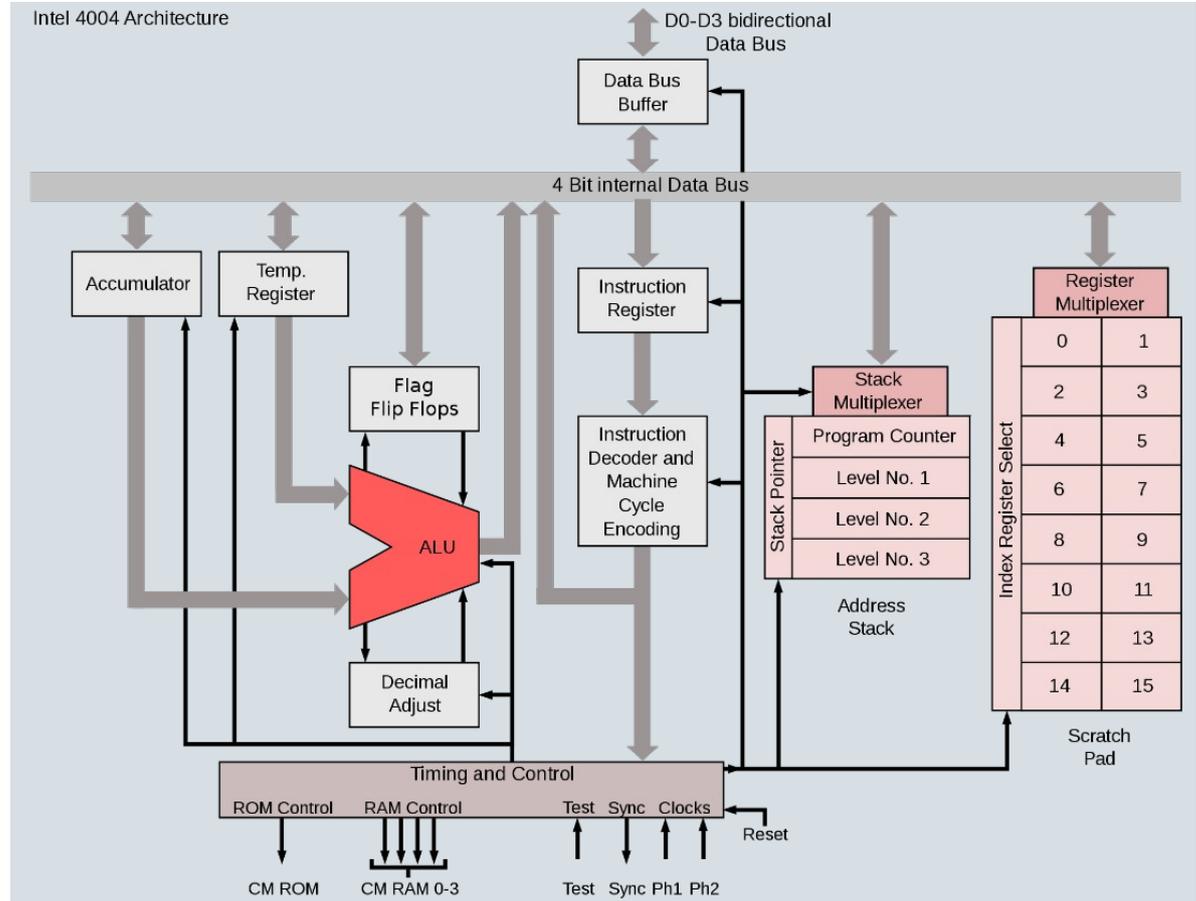
## Intel 4004

L'architecture du 4004 reste la base de tous les processeurs modernes.

À comparer avec le PIC18 une fois son architecture étudiée !

Pour les fans de transistors, le schéma est visible ici :

<https://www.framboise314.fr/le-microprocesseur-a-50-ans-intel-4004/>



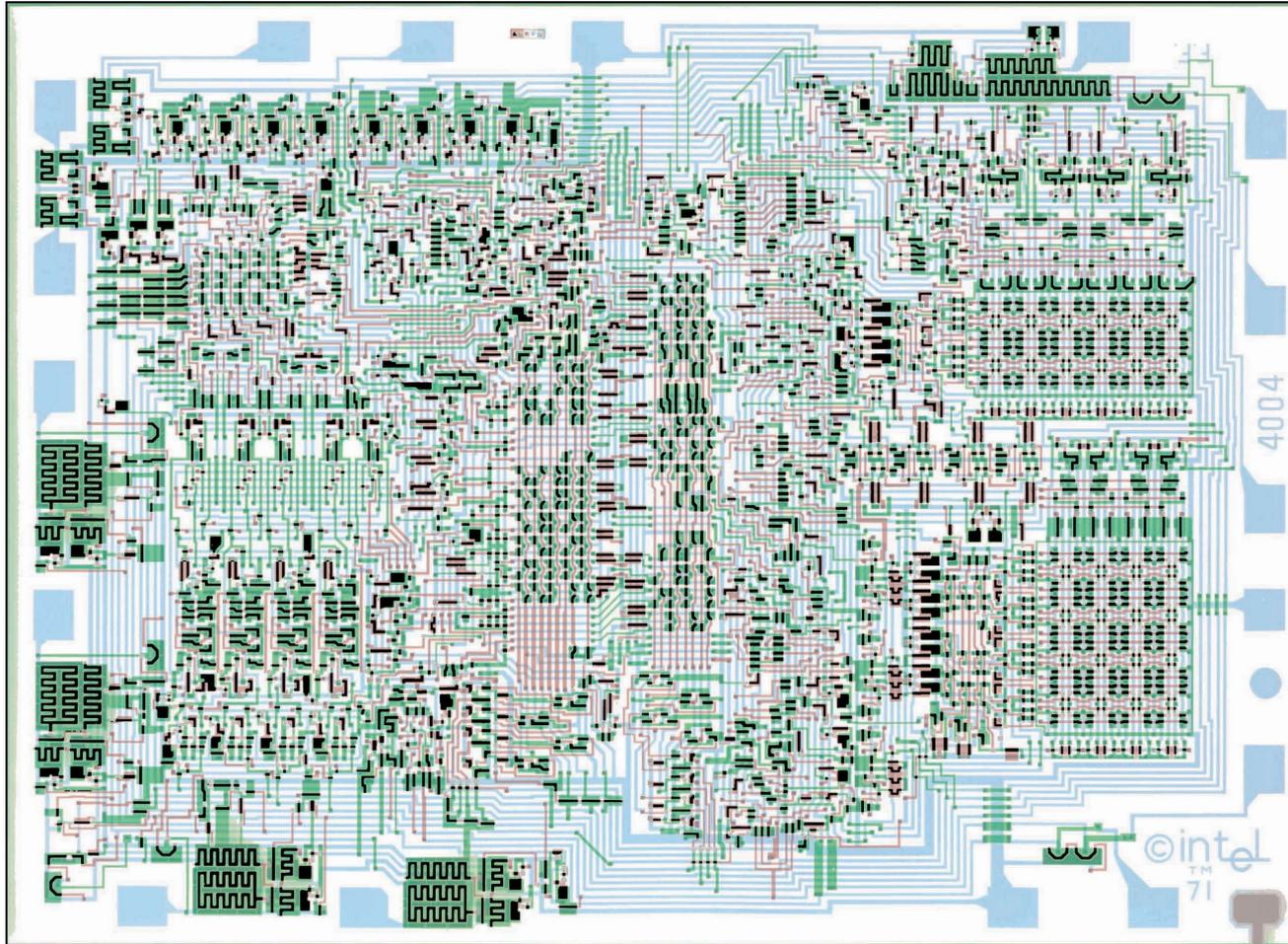


Schéma d'implantation.

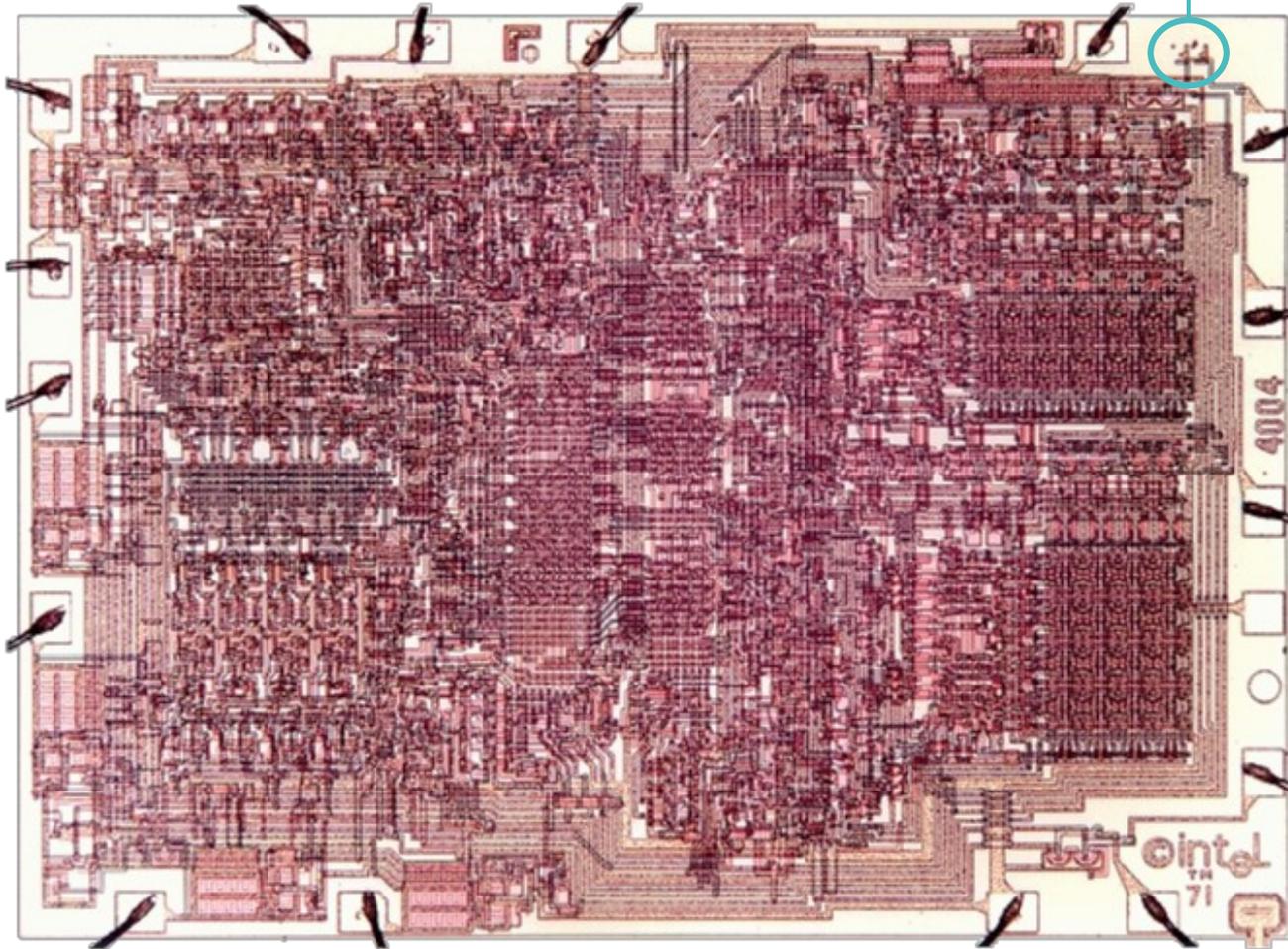
Objectif :

Polariser, assembler les 2300 transistors pour réaliser les différentes fonctions logiques.

À l'époque, pas d'outil informatique : tout ce travail est fait à la main !

# DIVERSITÉ DES ARCHITECTURES PROCESSEUR

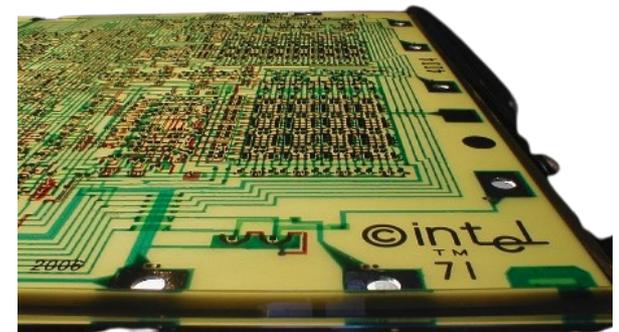
Intel 4004



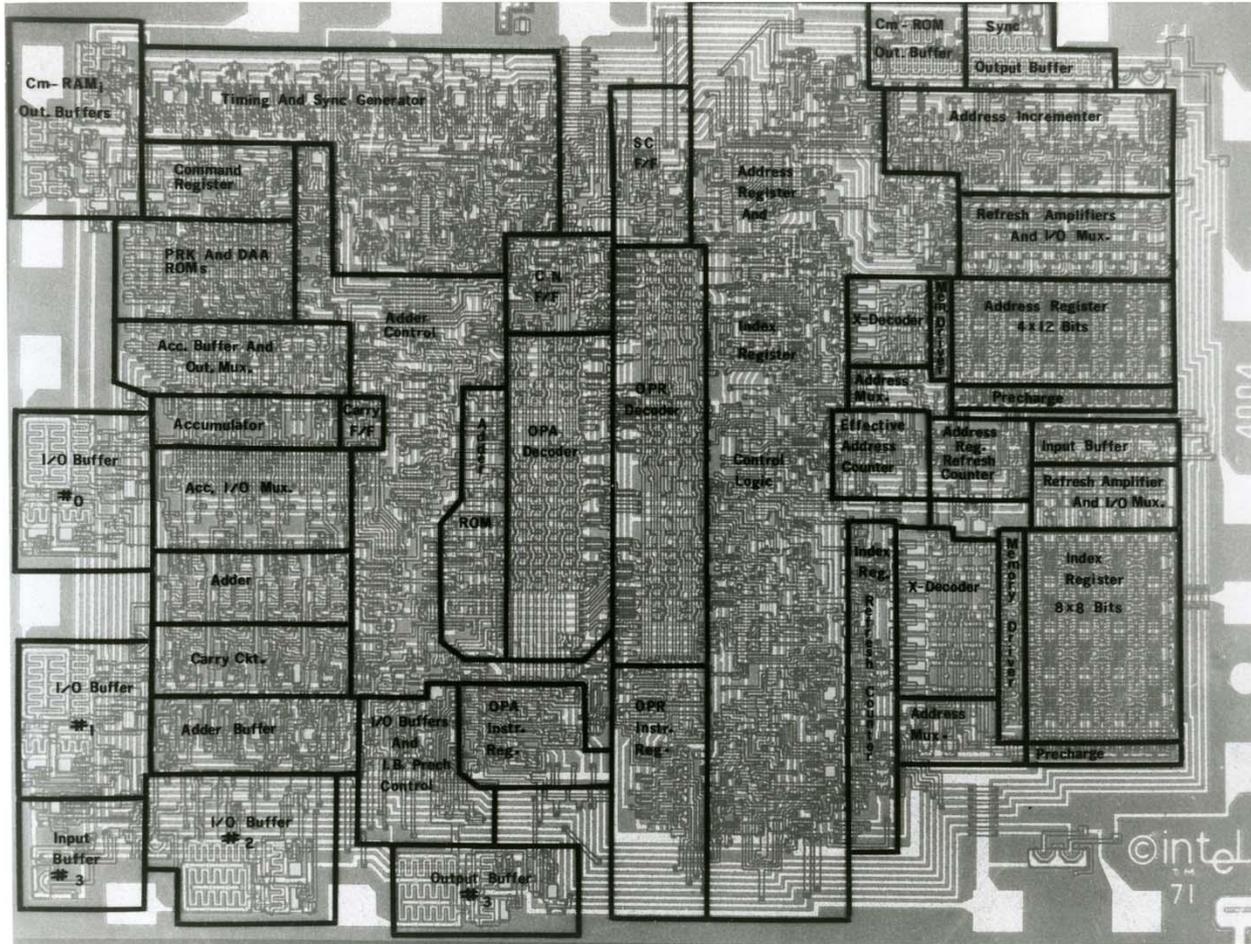
Initiales de Federico Faggin,  
concepteur du 4004, 8008,  
4040 et 8080 !

Photographie par MEB.

On voit encore les fils  
d'or reliant les pads du  
die aux broches du  
boîtier.



## Intel 4004



Découpage du schéma d'implantation en blocs fonctionnels.

Simulation à 6 cycles par seconde (90 kIPS IRL) :

<https://www.youtube.com/watch?v=0Fixr39X8S4>

## Intel Core 10<sup>e</sup> génération

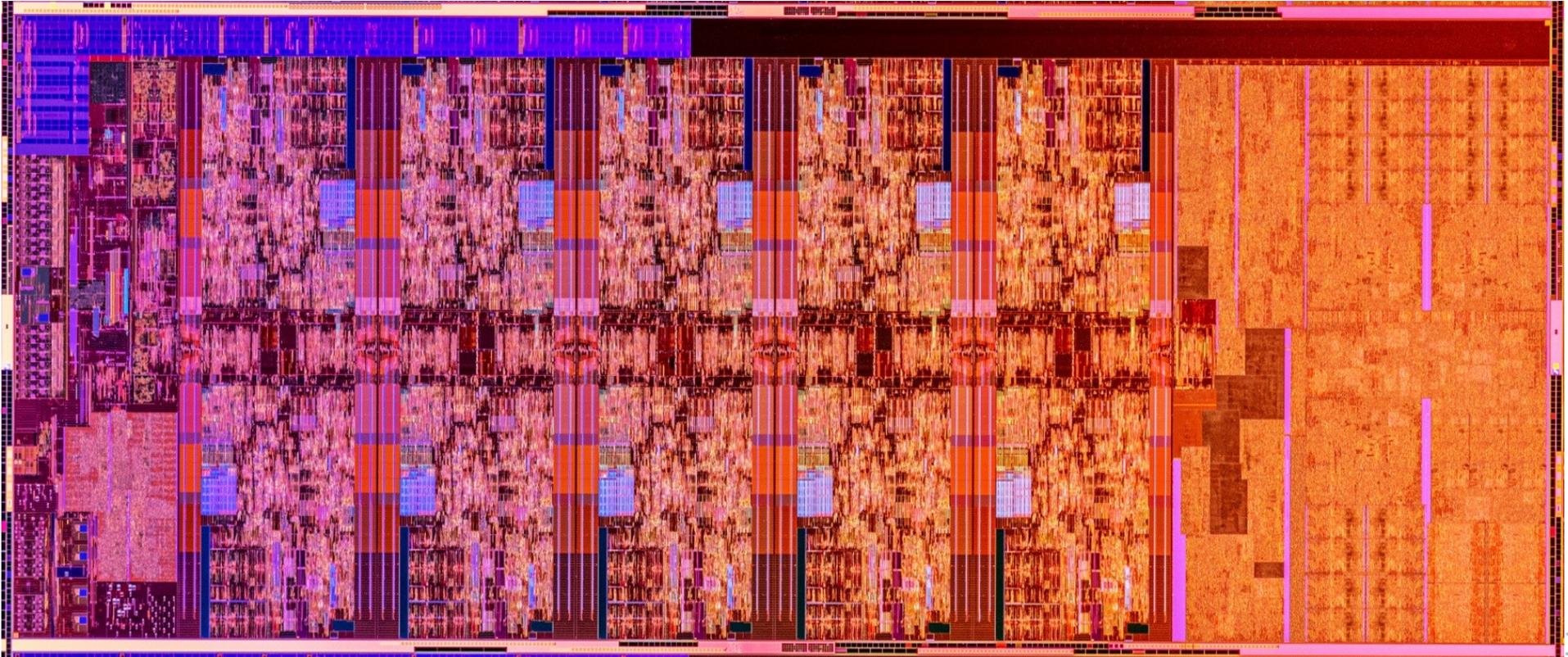
<https://www.intel.com/content/www/us/en/products/sku/199332/intel-core-i910900k-processor-20m-cache-up-to-5-30-ghz/specifications.html>

## Intel® Core™ i9-10900K Processor

2e trimestre 2020

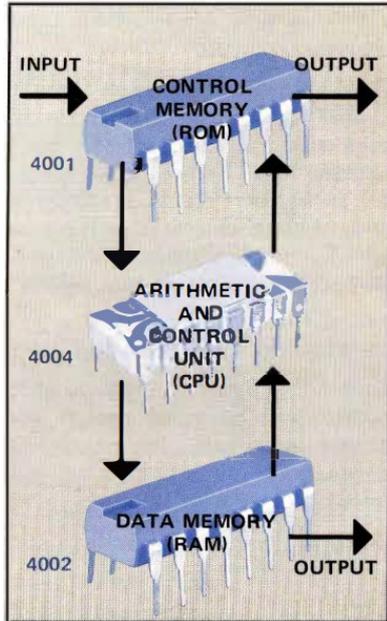
14 nm (estimé à 7 milliards de transistors)

10 coeurs, 5.30 GHz, 460.8 GFlops



## Intel 4004

Le 4004 a été conçu pour une machine à calculer de *Busicom Corporation (la 141-PF)*.  
Il est alors associé à d'autres composants pour former le **chipset Intel MCS-4**.



## intel MCS-4 MICRO COMPUTER SET

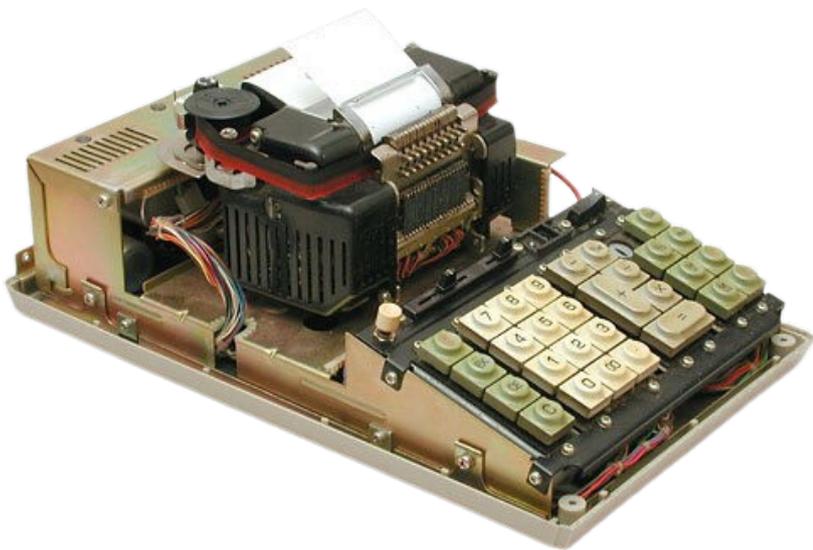
NOVEMBER 1971

- 4001 : 256 x 8 bit ROM
- 4002 : 320 bit RAM
- 4003 : 10 bit shift register
- 4004 : 4 bit CPU



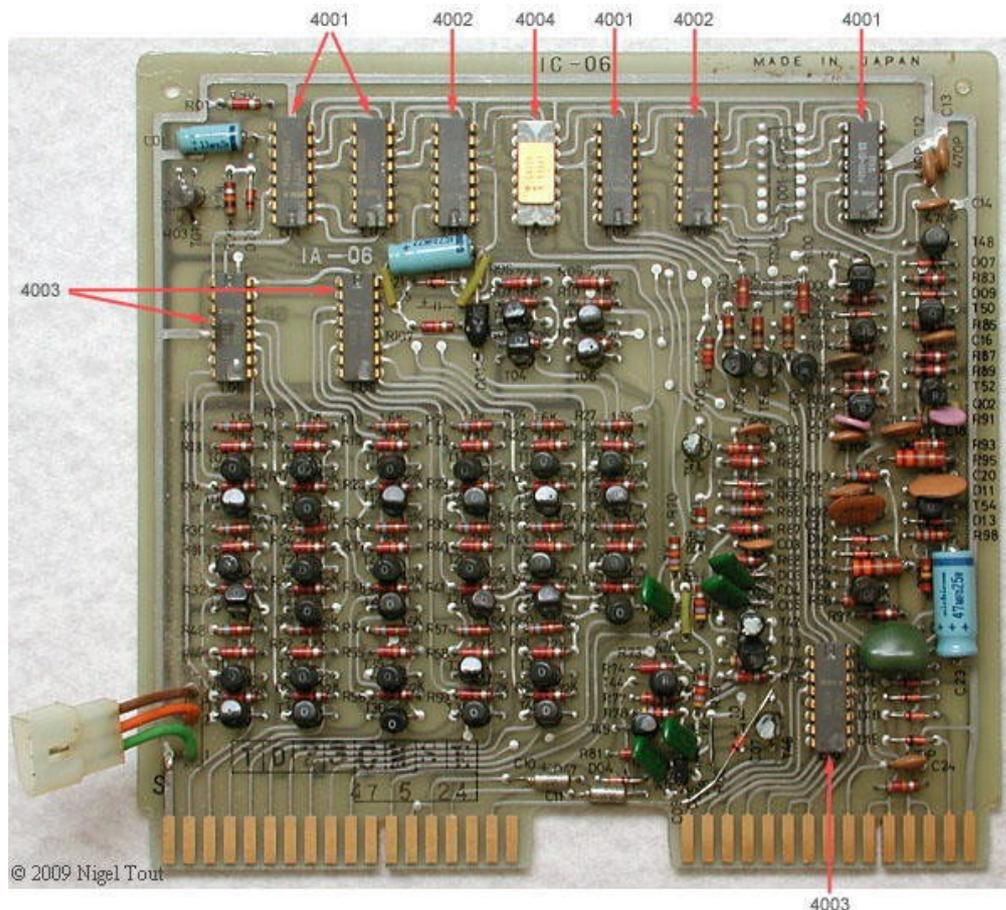
# DIVERSITÉ DES ARCHITECTURES PROCESSEUR

Intel 4004



Busicom 141-PF (ou NCR-18-36)

Bloc d'alimentation au fond,  
PCB unique en dessous.



© 2009 Nigel Tout

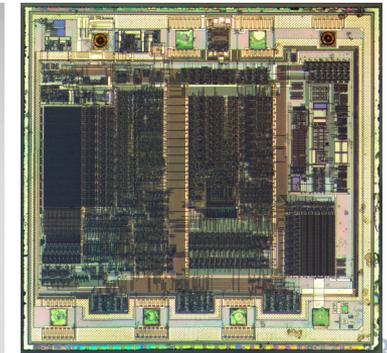
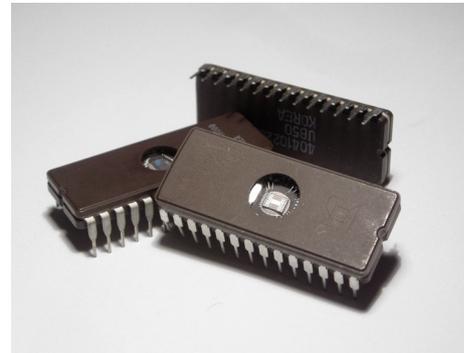
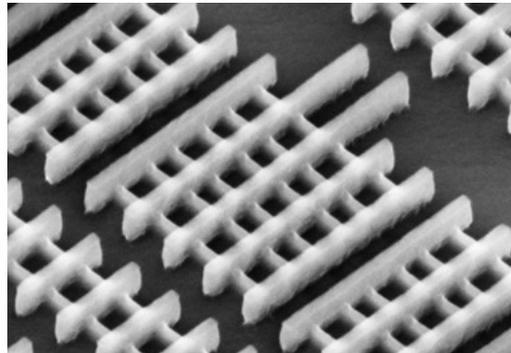
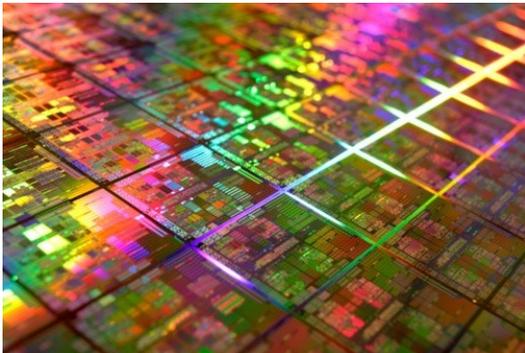
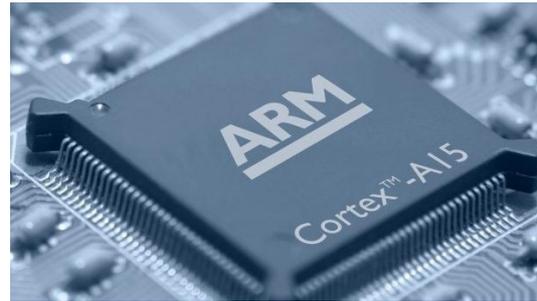
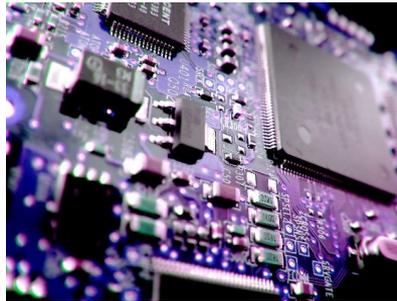




## Évolution des processeurs

Depuis les processeurs évoluent en suivant la loi de sélection naturelle.

Ceux répondant à des besoins spécifiques ont évolués (et se sont améliorés) tandis que d'autres ont disparu des marchés et laboratoires de recherche.



Comme pour le vivant, le processus d'évolution des processeurs ne s'arrêtera pas.  
De nouvelles architectures sont susceptibles d'apparaître dans les prochaines années !



Jetons un œil aux architectures actuelles.

## Architectures modernes

### Architectures généralistes

*Processeurs de contrôle*

### Architectures hybrides

### Architectures spécialisées

*Coprocesseurs ou processeurs de calcul*

**MCU**

**AP**

**GPP**

**SoC / SoB**

**FPGA**

**DSP**

**(GP) GPU**

Micro  
Controller  
Unit

Application  
Processor

General  
Purpose  
Processor

System  
on  
Chip / Board

Field  
Programmable  
Gate Array

Digital  
Signal  
Processor

Graphics  
Processing  
Unit

Computer →

- FPGA-AP
- FPGA-MCU
- GPP-GPU
- AP
- MCU-analog

General  
Purpose  
GPU

**APPLICATIONS**

**ALGORITHMES**

### Architectures généralistes

*Processeurs de contrôle*

### Architectures hybrides

### Architectures spécialisées

*Coprocesseurs ou processeurs de calcul*

**MCU**

Micro  
Controller  
Unit

**AP**

Application  
Processor

**CPU**

**GPP**

General  
Purpose  
Processor

**SoC / SoB**

System  
on  
Chip / Board

- FPGA-AP
- FPGA-MCU
- GPP-GPU
- AP
- MCU-analog

**FPGA**

Field  
Programmable  
Gate Array

**LOGIC**

**DSP**

Digital  
Signal  
Processor

**CPU**

**(GP) GPU**

Graphics  
Processing  
Unit

General  
Purpose  
GPU

# MCU

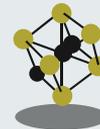
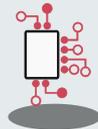
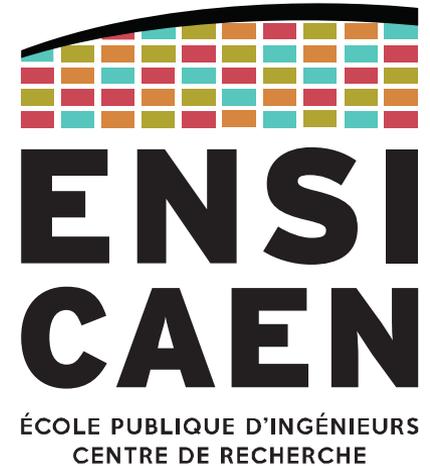
## MICROCONTROLLER UNIT

Applications

Architectures

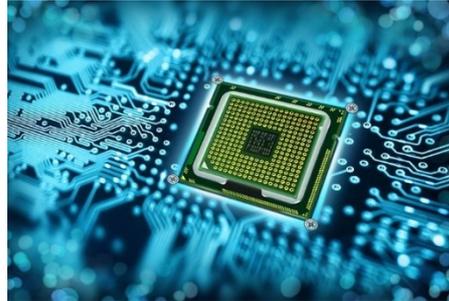
Fabricants et produits

Parts de marché



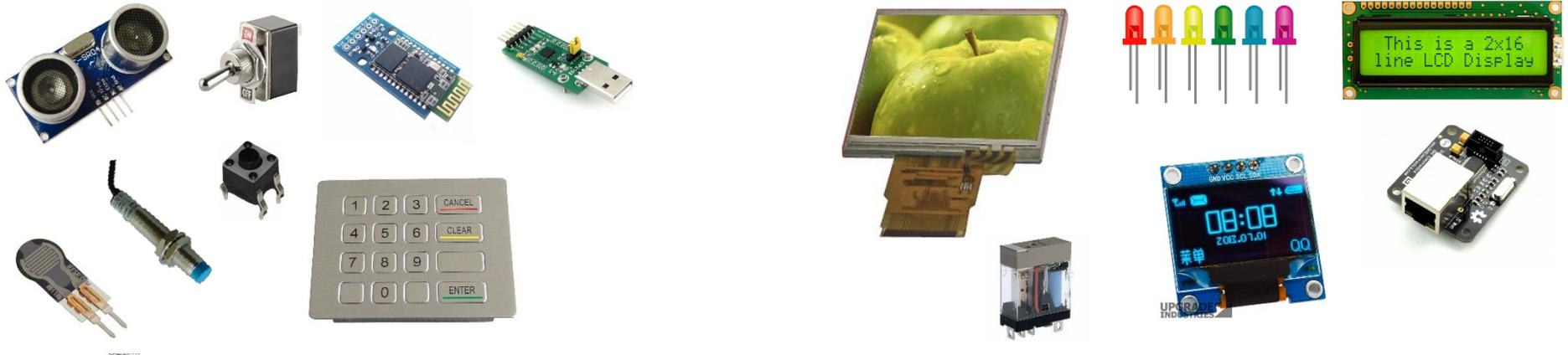
Les micro-contrôleurs (MCU, *Microcontroller Units*) sont les processeurs les plus répandus dans notre environnement.

De près ou de loin, nous utilisons environ 200 processeurs par jour !



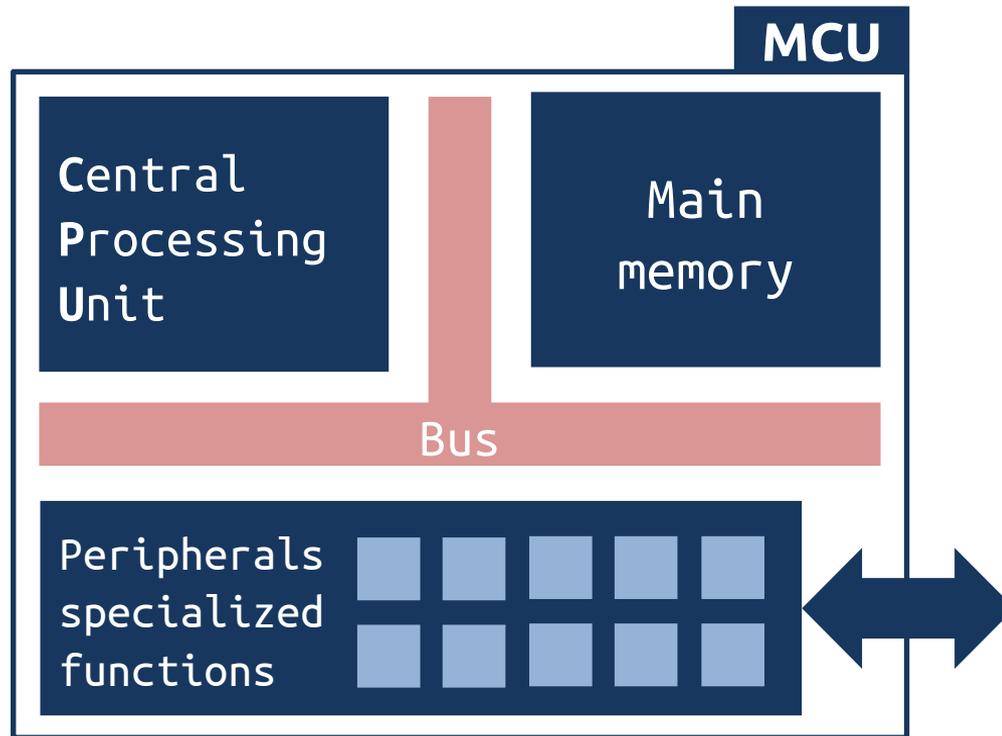
Les micro-contrôleurs sont des processeurs dédiés à la supervision des systèmes électroniques. Ils contrôlent leur environnement via leurs interfaces et leur firmware embarqué développé pour une application spécifique.

Ils ciblent des marchés où les applications sont faible coût, faible consommation, faible encombrement et gros volumes de production.



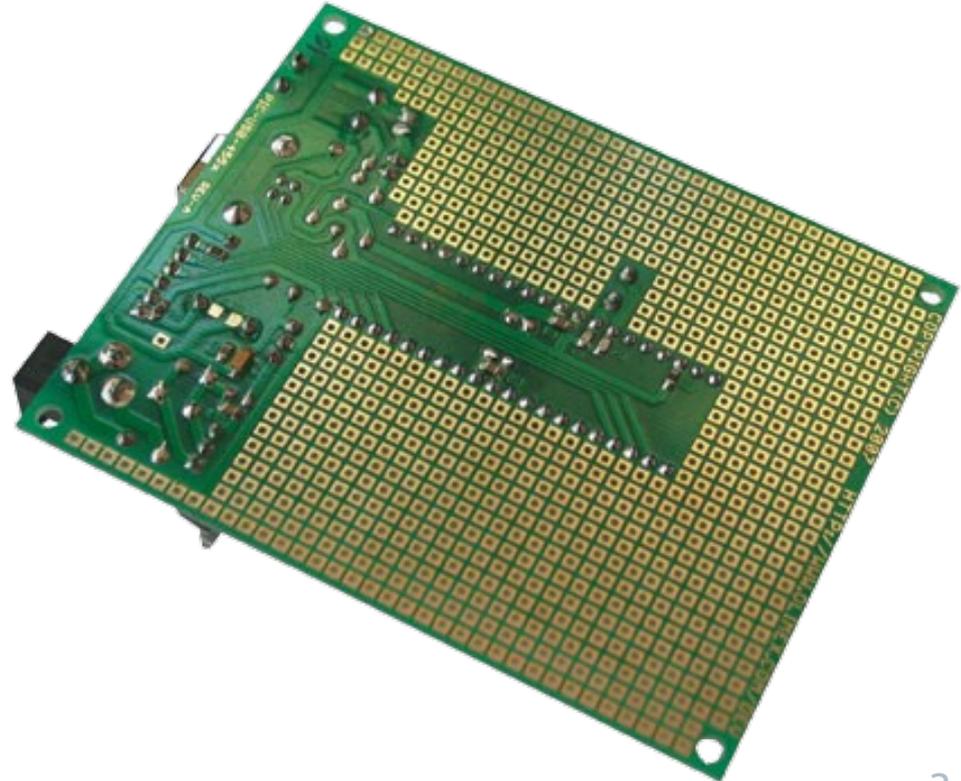
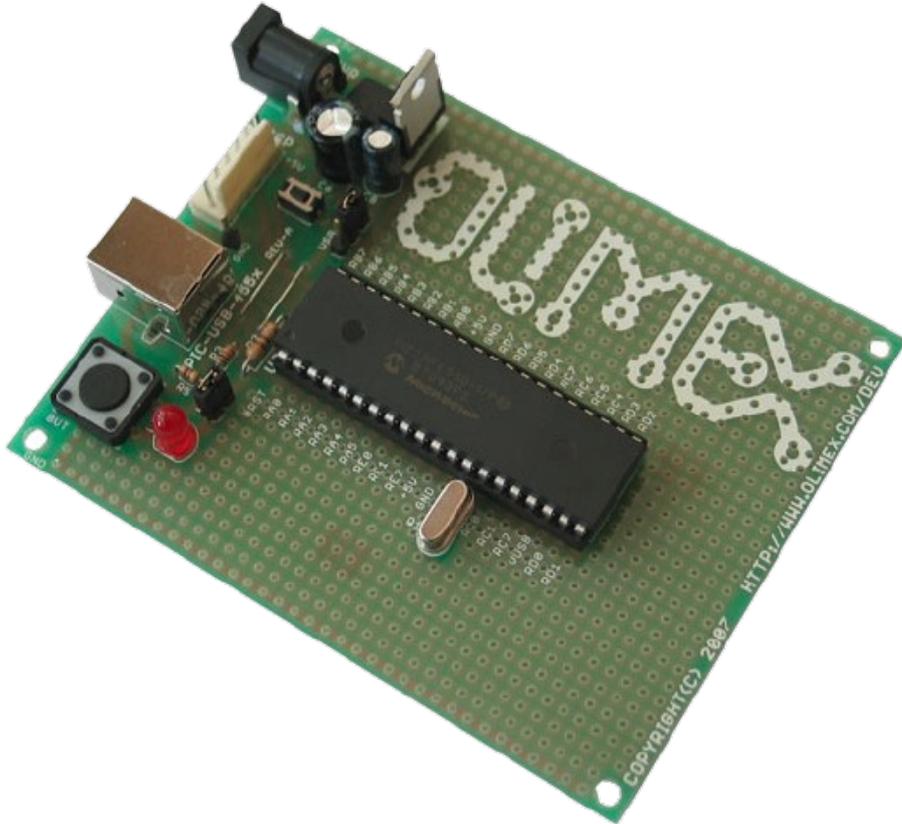


Ces processeurs sont des systèmes numériques intégrés sur puce.  
Ils sont pensés pour être autonomes (pas besoin de RAM, de HDD, ...).





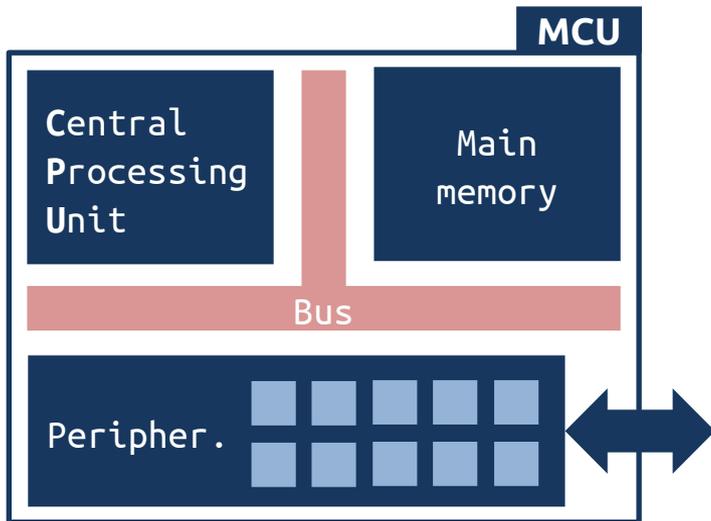
Exercice : repérez les composants du schéma précédent sur les photos ci-dessous.



## Familles de MCU

Il existe un très grand nombre de solutions MCU chez différents fournisseurs, permettant de résoudre un cahier des charges.

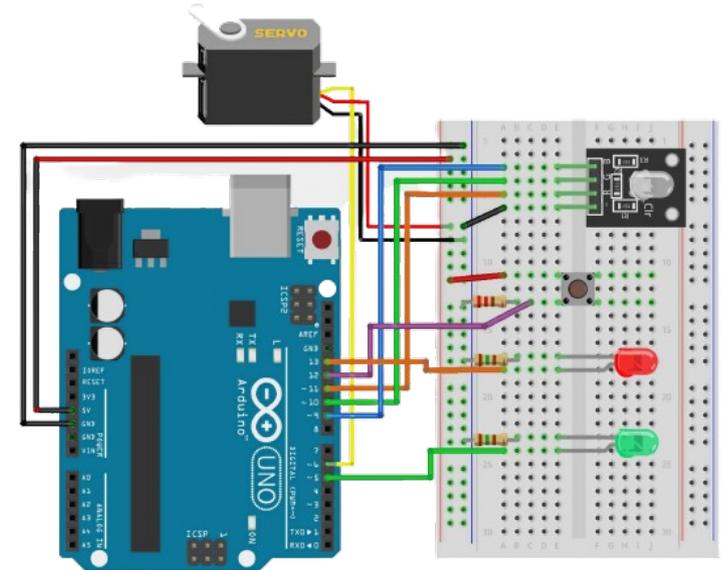
Les MCU d'une même famille sont caractérisés par le même CPU et bus associés. Le **jeu d'instructions (ISA, Instruction Set Architecture)** et donc les outils de compilation sont similaires. Ce qui différencie les MCU d'une même famille sera le jeu de périphériques associés et les ressources mémoire disponibles.



## Projet Arduino

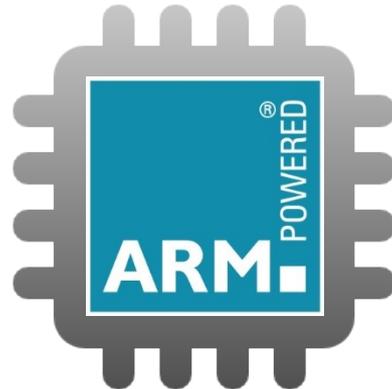
Sûrement le plus populaire des projets électroniques basés sur un MCU, il reste déprécié en enseignements ingénieurs pour son côté trop *friendly/maker* et sa non-application aux marchés en sortie d'école.

Il existe différentes cartes, le modèle le plus répandu étant Arduino UNO. À l'origine basé sur un Atmel ATmega328P (MCU 8-bit), il passera sur un Renesas RA4M1 (coeur ARM Cortex-M4 32-bit) pour sa 4ème version.



Même si le marché des MCU reste concurrentiel, la grande majorité des fondateurs de MCU (STMicro, Renesas, Texas Instruments, NXP, ...) utilisent des architectures CPU similaires, toutes proposées par la société ARM : la famille des **Cortex-M**.

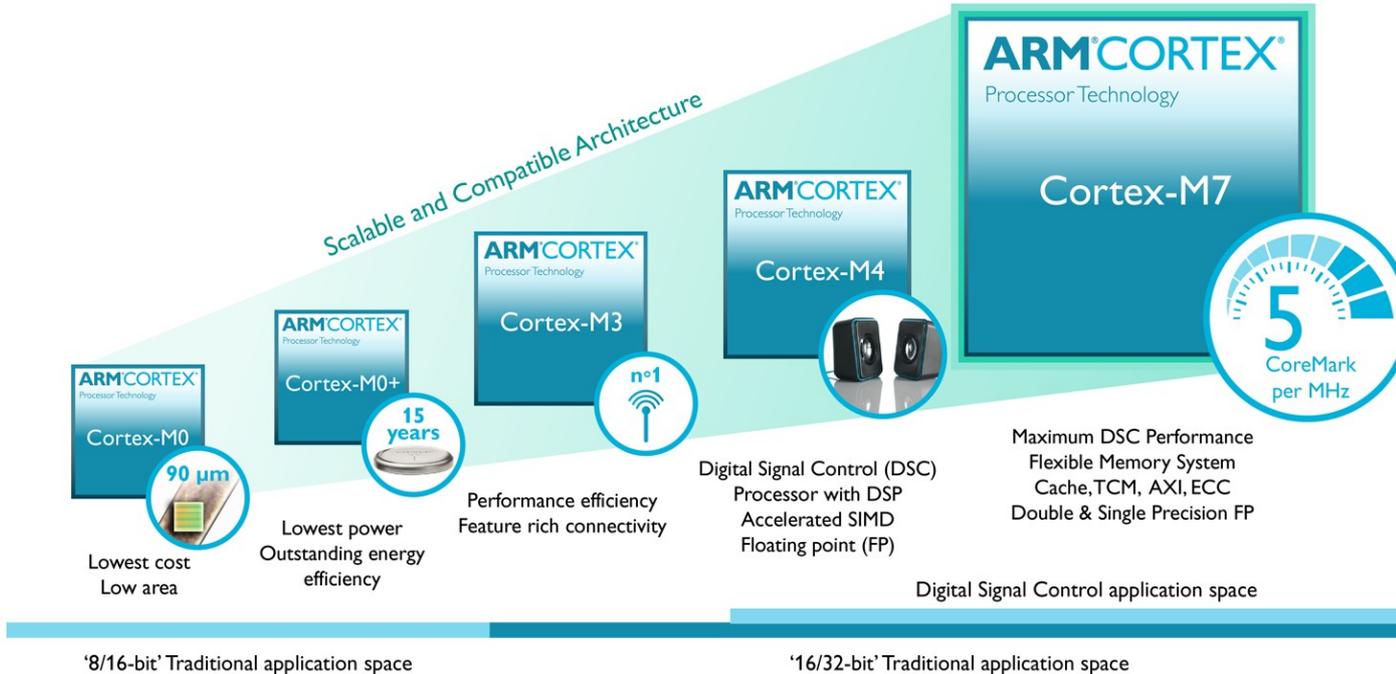
Cela garanti un accès à des outils de développement, bibliothèques et services logiciels fiables, pouvant être libres et open-source (IP / *Graphical* / USB / Bluetooth, *stack*, RTOS, ...).



## CPU Cortex ARM

ARM propose la série des processeurs Cortex-M, où M signifie MCU.

Cette série comporte toute une famille de cœurs pour MCU adaptée à un large choix d'application.



**arm**  
**CORTEX® -M7**

Nested vectored interrupt controller		Wake-up interrupt controller	
CPU Armv7-M			
Memory protection unit		DSP	FPU
2x AHB-Lite	ITM trace	Data watchpoint	JTAG
	ETM trace	Breakpoint unit	Serial wire
I-cache	D-TCM	I-TCM	ECC
D-cache	AXI-M		

**arm**  
**CORTEX® -M0**

Nested vectored interrupt controller		Wake-up interrupt controller	
CPU Armv6-M			
AHB-Lite	Data watchpoint	JTAG	
	Breakpoint unit	Serial wire	

Observons à titre d'illustration les gammes des STM32, qui sont des MCU 32-bits basés sur un cœur ARM Cortex-M.

Ils sont proposés par la société STMicroelectronics, société franco-italienne et principal fondeur européen.



## STMicroelectronics

Common core peripherals and architecture:

Communication peripherals: USART, SPI, I <sup>2</sup> C
Multiple general-purpose timers
Integrated reset and brown-out warning
Multiple DMA
2x watchdogs Real-time clock
Integrated regulator PLL and clock circuit
External memory interface (FSMC)
Up to 3x 12-bit DAC
Up to 4x 12-bit ADC (Up to 5 MSPS)
Main oscillator and 32 kHz oscillator
Low-speed and high-speed internal RC oscillators
-40 to +85 °C and up to 105 °C operating temperature range
Low voltage 2.0 to 3.6 V or 1.65/1.7 to 3.6 V (depending on series)
Temperature sensor

+

### STM32 F4 series - High performance with DSP (STM32F405/415/407/417)

168 MHz Cortex-M4 with DSP and FPU	Up to 192-Kbyte SRAM	Up to 1-Mbyte Flash	2x USB 2.0 OTG FS/HS	3-phase MC timer	2x CAN 2.0B	SDIO 2x I <sup>2</sup> S audio Camera IF	Ethernet IEEE 1588	Crypto/ hash processor and RNG	
---	----------------------------	---------------------------	----------------------------	---------------------	----------------	---	-----------------------	---	---

### STM32 F3 series - Mixed-signal with DSP (STM32F302/303/313/372/373/383)

72 MHz Cortex-M4 with DSP and FPU	Up to 48-Kbyte SRAM & CCM-SRAM	Up to 256-Kbyte Flash	USB 2.0 FS	2x 3-phase MC timer (144 MHz)	CAN 2.0B	Up to 7x comparator	3x 16-bit ΣΔ ADC	4x PGA	
--	---	-----------------------------	---------------	--	-------------	---------------------------	---------------------	--------	---

### STM32 F2 series - High performance (STM32F205/215/207/217)

120 MHz Cortex-M3 CPU	Up to 128-Kbyte SRAM	Up to 1-Mbyte Flash	2x USB 2.0 OTG FS/HS	3-phase MC timer	2x CAN 2.0B	SDIO 2x I <sup>2</sup> S audio Camera IF	Ethernet IEEE 1588	Crypto/ hash processor and RNG	
-----------------------------	----------------------------	---------------------------	----------------------------	---------------------	----------------	---	-----------------------	---	---

### STM32 F1 series - Mainstream - 5 product lines (STM32F100/101/102/103 and 105/107)

Up to 72 MHz Cortex-M3 CPU	Up to 96-Kbyte SRAM	Up to 1-Mbyte Flash	USB 2.0 OTG FS	3-phase MC timer	Up to 2x CAN 2.0B	SDIO 2x I <sup>2</sup> S audio	Ethernet IEEE 1588	
-------------------------------------	---------------------------	---------------------------	-------------------	---------------------	-------------------------	--------------------------------------	-----------------------	---

### STM32 F0 series – Entry level (STM32F050/051)

48 MHz Cortex-M0 CPU	Up to 12-Kbyte SRAM	Up to 128-Kbyte Flash	3-phase MC timer	Comparator	CEC	
----------------------------	---------------------------	-----------------------------	---------------------	------------	-----	---

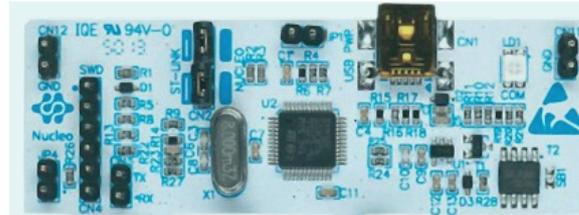
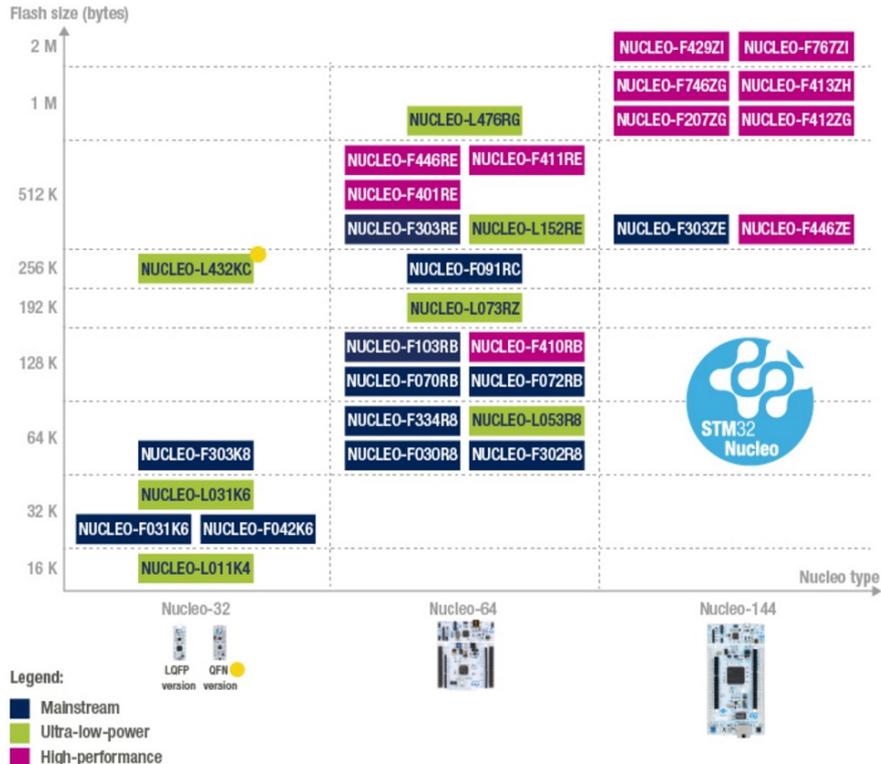
### STM32 L1 series - Ultra-low-power (STM32L151/152/162)

32 MHz Cortex-M3 CPU	Up to 48-Kbyte SRAM	Up to 384-Kbyte Flash	USB FS device	Up to 12-Kbyte EEPROM	LCD 8x40 4x44	Comparator	BOR MSI VScal	AES 128-bit	
----------------------------	---------------------------	-----------------------------	------------------	-----------------------------	---------------------	------------	---------------------	----------------	---

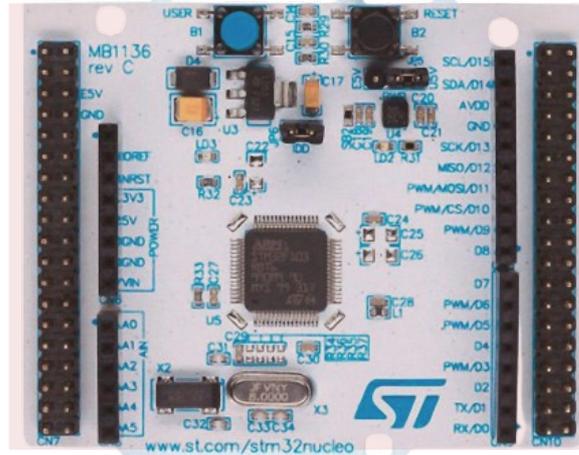
### STM32 W series - Wireless (STM32W108)

24 MHz Cortex-M3 CPU	Up to 16-Kbyte SRAM	Up to 256-Kbyte Flash	2.4 GHz IEEE 802.15.4 Transceiver	Lower MAC Digital baseband	AES 128-bit	
----------------------------	---------------------------	-----------------------------	--	----------------------------------	----------------	---

Le projet Nucleo propose des maquettes d'évaluation à bas coût utilisant des solutions MCU et outils de développement de l'industrie ( $\approx 10$  €).



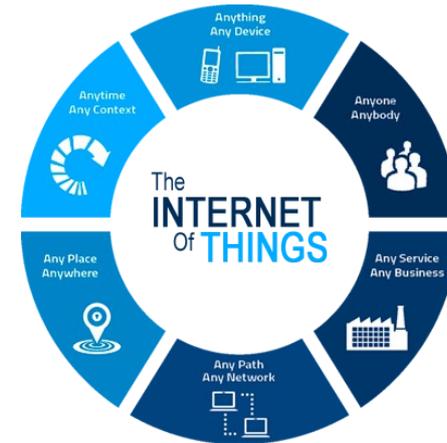
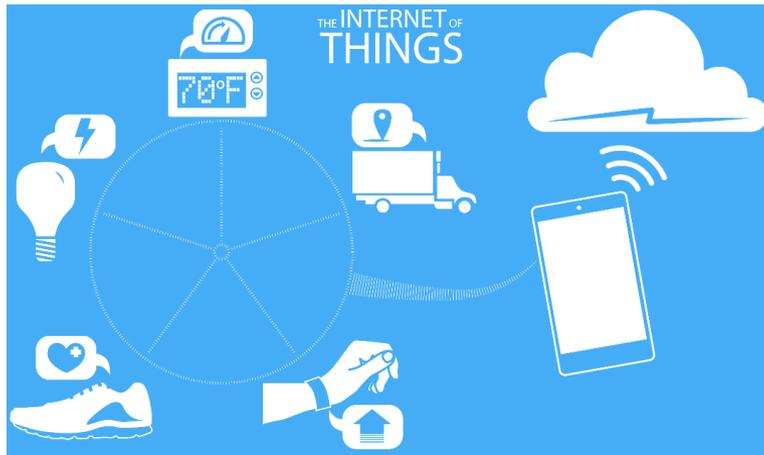
- Power supply
- Programmer (JTAG emulator)



- Target MCU
- Switch and LED
- External ports
- Shields connectors
- Arduino shield connectors

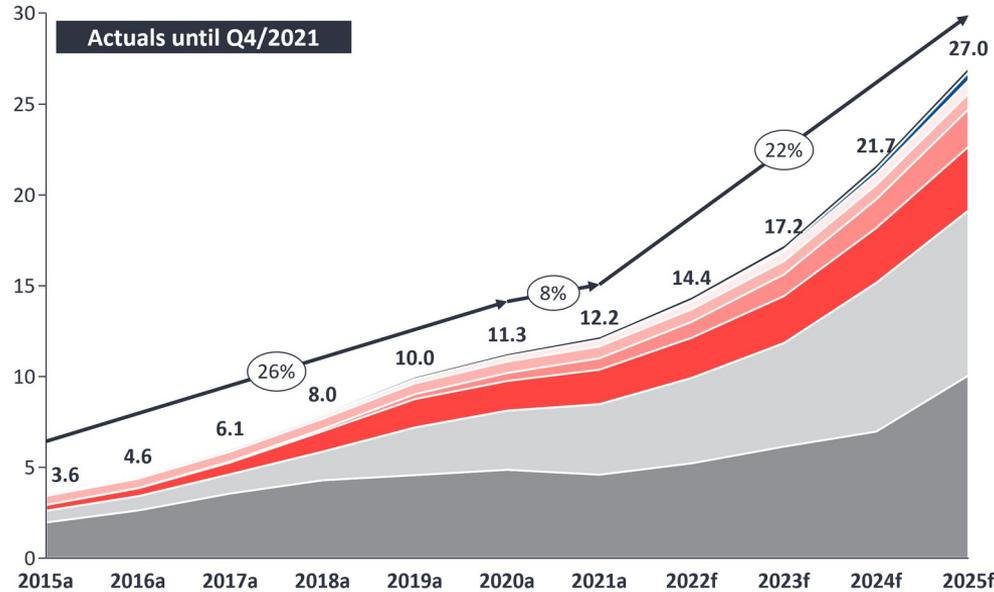
L'un des marchés phares actuels des MCU est celui des objets connectés (**IoT** ou *Internet of Things*). L'IoT représente l'extension d'Internet à des objets et lieux du monde physique. Il est considéré comme la troisième évolution d'Internet et, à ce titre, a été baptisé « Web 3.0 ».

Avec 3,6 milliards de connexions actives en 2015, 11,7 milliards en 2020 et 30 milliards prévues en 2025, l'IoT représentait 18 % des MCU en 2019 et 29 % en 2025.



# Global IoT Market Forecast [in billion connected IoT devices]

Number of global active IoT Connections (installed base) in Bn



CONNECTIVITY TYPE	CAGR 20-21	CAGR 21-25
Wireless Neighborhood Area Networks (WNAN)	17%	11%
5G IoT	-	159%
Other	22%	20%
Wired IoT	4%	7%
LPWA	42%	34%
Legacy Cellular (2G/3G/4G)	16%	17%
Wireless Local Area Networks (WLAN)	19%	24%
Wireless Personal Area Networks (WPAN)	-6%	22%

XX% = CAGR

**Note:** IoT Connections do not include any computers, laptops, fixed phones, cellphones or tablets. Counted are active nodes/devices or gateways that concentrate the end-sensors, not every sensor/actuator. Simple one-directional communications technology not considered (e.g., RFID, NFC). Wired includes Ethernet and Fieldbuses (e.g., connected industrial PLCs or I/O modules); Cellular includes 2G, 3G, 4G; LPWAN includes unlicensed and licensed low-power networks; WPAN includes Bluetooth, Zigbee, Z-Wave or similar; WLAN includes Wi-fi and related protocols; WNAN includes non-short range mesh, such as Wi-SUN; Other includes satellite and unclassified proprietary networks with any range.

**Source:** IoT Analytics Research 2022. We welcome republishing of images but ask for source citation with a link to the original post and company website.

<https://iot-analytics.com/number-connected-iot-devices/>

Observons les résultats d'une étude de marché réalisée chaque année.



ASPENCORE

**2019 Embedded Markets Study**

**Integrating IoT and Advanced Technology Designs,  
Application Development & Processing Environments**

**March 2019**

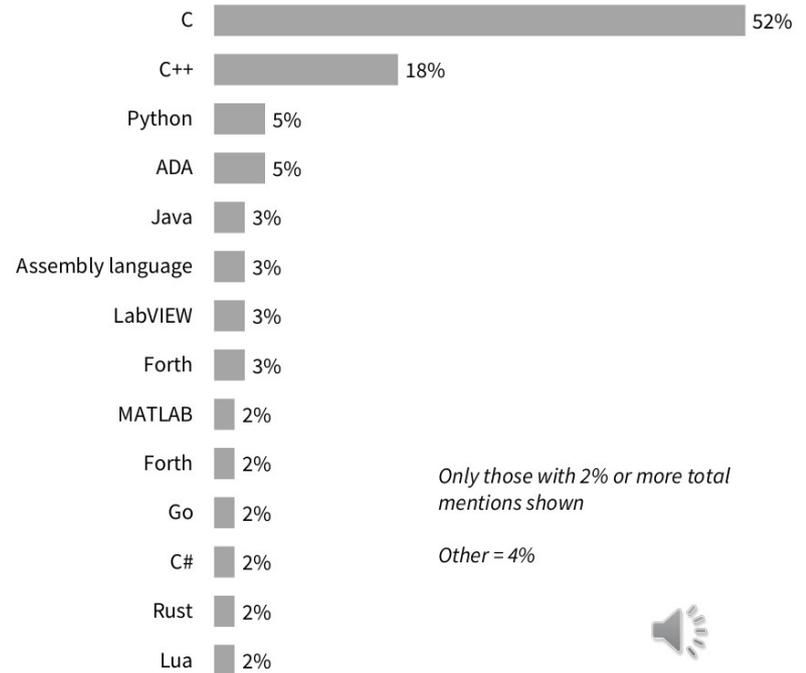
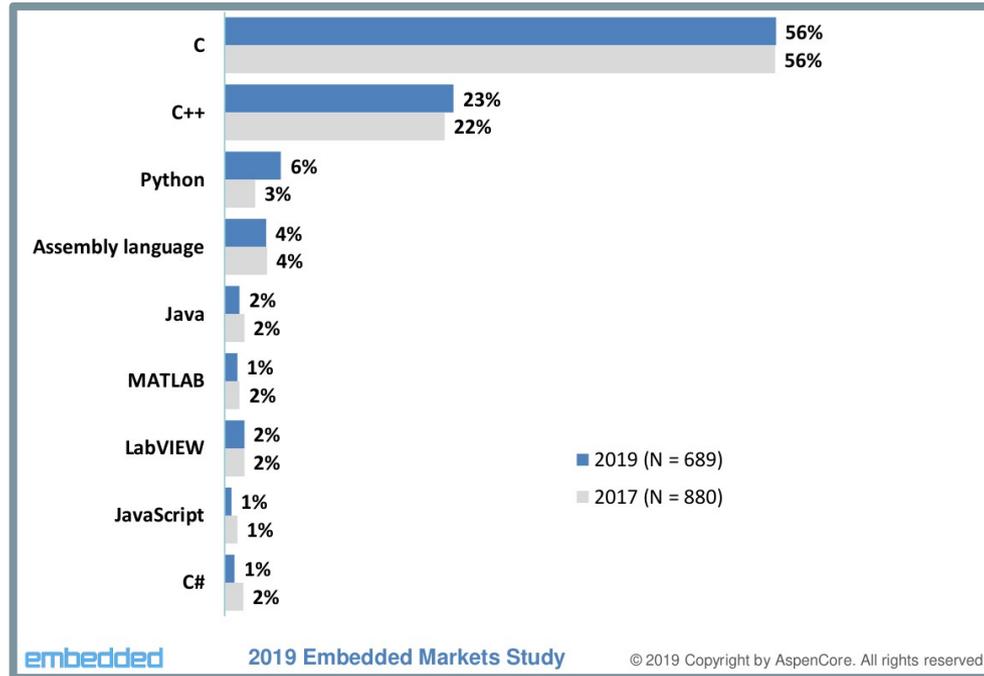
Presented By: **EETimes** embedded

© 2019 AspenCore All Rights Reserved



# Software development requires more cycle time

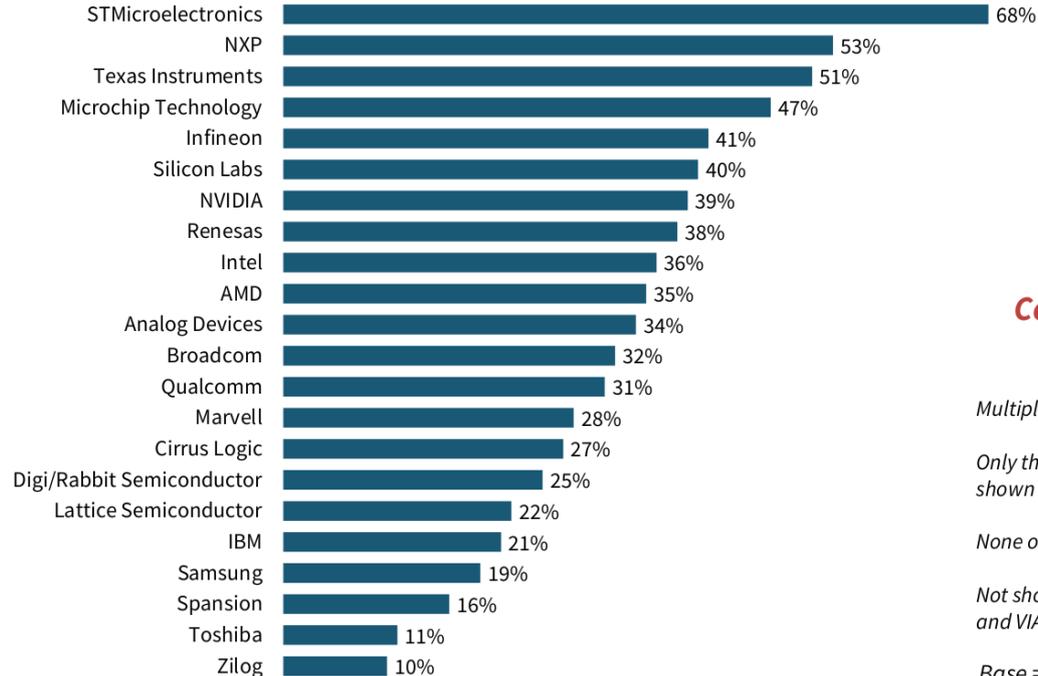
“C” dominates other languages for embedded software programming



Total Respondents

## Future consideration of MPU/MCU vendors

STMicro, NXP, TI, and Microchip are the most efficient at converting familiarity into consideration for their processor solutions



**'Aided'  
Consideration**

*Multiple responses allowed*

*Only those with 4% or more total mentions shown*

*None of the above = 5%*

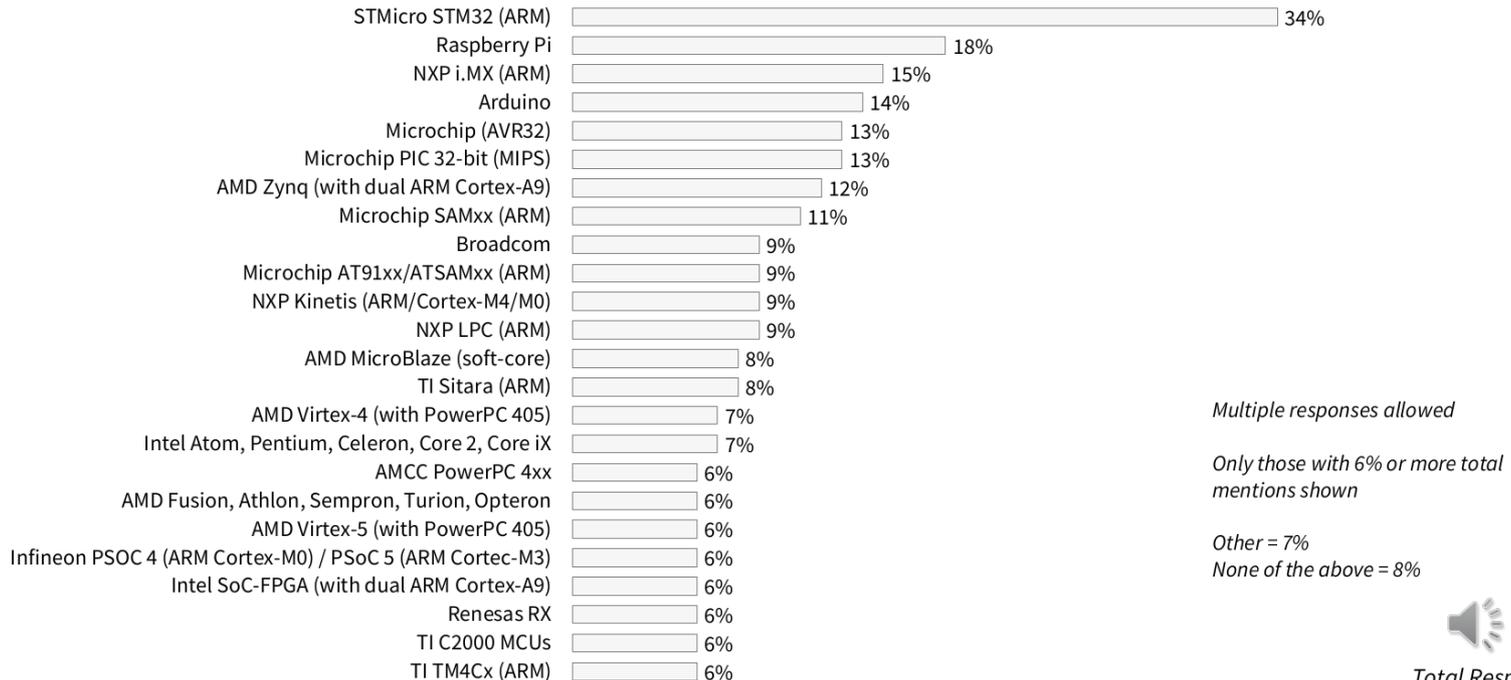
*Not shown due to small sample size: Stretch and VIA*

*Base = Those familiar with each vendor*



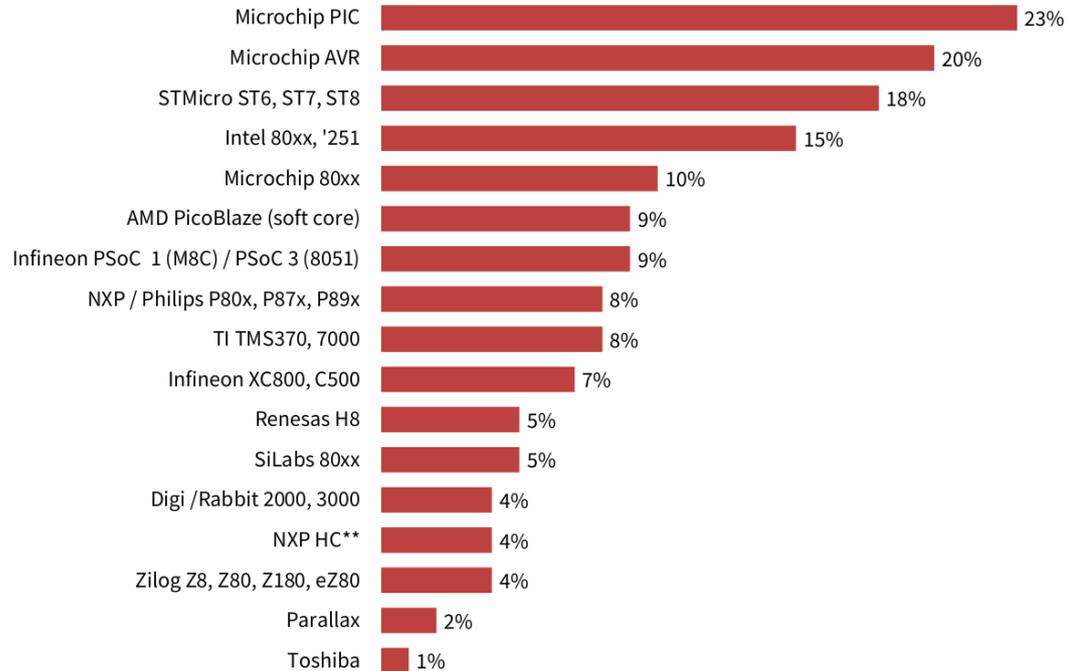
## Future consideration of 32-bit processor families

STMicro's STM32 is most widely considered, followed by Raspberry Pi, NXP's i.MX, Arduino and Microchip's AVR32



## Future consideration of 8-bit processor families

Microchip's PIC and AVR, STMicro's ST6, ST7 and ST8 and Intel's 80xx 8-bit processors are the most popular



Multiple responses allowed

Other = 5%

None of the above = 31%



Total Respondents

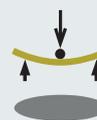
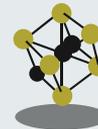
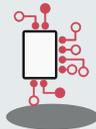
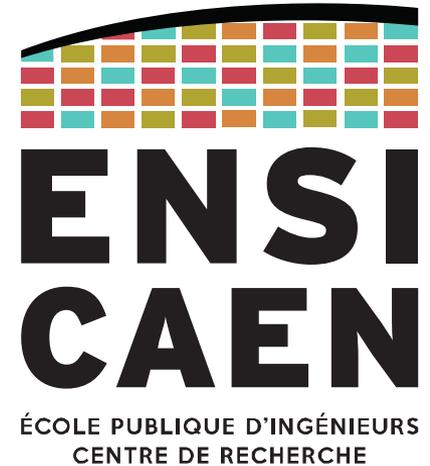
# AUTRES ARCHITECTURES

GPP – General Purpose Processor

AP – Application Processor

DSP – Digital Signal Processor

GPU – Graphics Processing Unit



Dans cette partie vous trouverez quelques diapos concernant d'autres architectures de processeurs. Celles-ci seront étudiées à travers de futurs enseignements, et sont donc simplement citées ici.

- GPP – General Purpose Unit : Architecture des Ordinateurs (2A)
- AP – Application Processor : Linux Embarqué (3A)
- DSP – Digital Signal Processor : Architectures pour le Calcul (3A)
- GPU – Graphics Processing Unit : Architectures pour le Calcul (3A)

Les schémas fournis permettent de comparer ces architectures à celle d'un MCU.

Les **General Purpose Processors (GPP)** possèdent une architecture CPU complexe leur offrant une **grande polyvalence**, notamment à l'exécution de code faiblement optimisé. Il s'agit par exemple de programmes de contrôle offrant un code séquentiel avec un grand nombre de tests et d'appels de fonctions. Codes difficiles à accélérer.

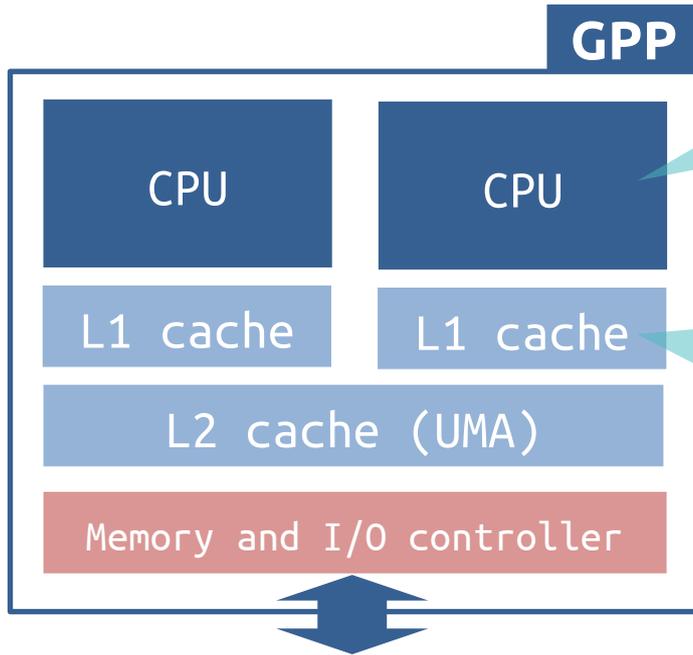
Le gros du marché des GPP reste celui des particuliers et professionnels utilisant des ordinateurs personnels de bureau ou portable.

Le principal usage reste une utilisation courante pour un particulier ou professionnel, ne nécessitant pas la pleine puissance de calcul offerte par l'architecture.

On peut également citer les applications de traitement du son, de traitement d'image, de traitement du signal, de développement logiciel ou de montages de médias.

Celles-ci sont plus contraignantes au regard des ressources et exploitent souvent le plein potentiel du matériel.

## GPP – General Purpose Processor



### CPU superscalaire

- exécution Out Of Order
- prédiction de branchement
- non déterministe
- mauvais ratio (puissance calcul) / (Watt x Coût)

### Mémoire

- Modèle mémoire uniforme (UMA)
- Cache processeur
  - Technologies de transfert rapides
  - Copies d'informations depuis la mémoire principale (DATA ou INST.)
  - Intelligence déportée dans les contrôleurs de caches (LRU)
  - Non déterministe

Le marché des **AP (*Application Processor*)**, processeurs riches en fonctionnalités et services matériels de type SoC (*System on Chip*), reste un marché récent qui a vu son envolé avec celui des terminaux mobiles (smartphone, phablette et tablette).

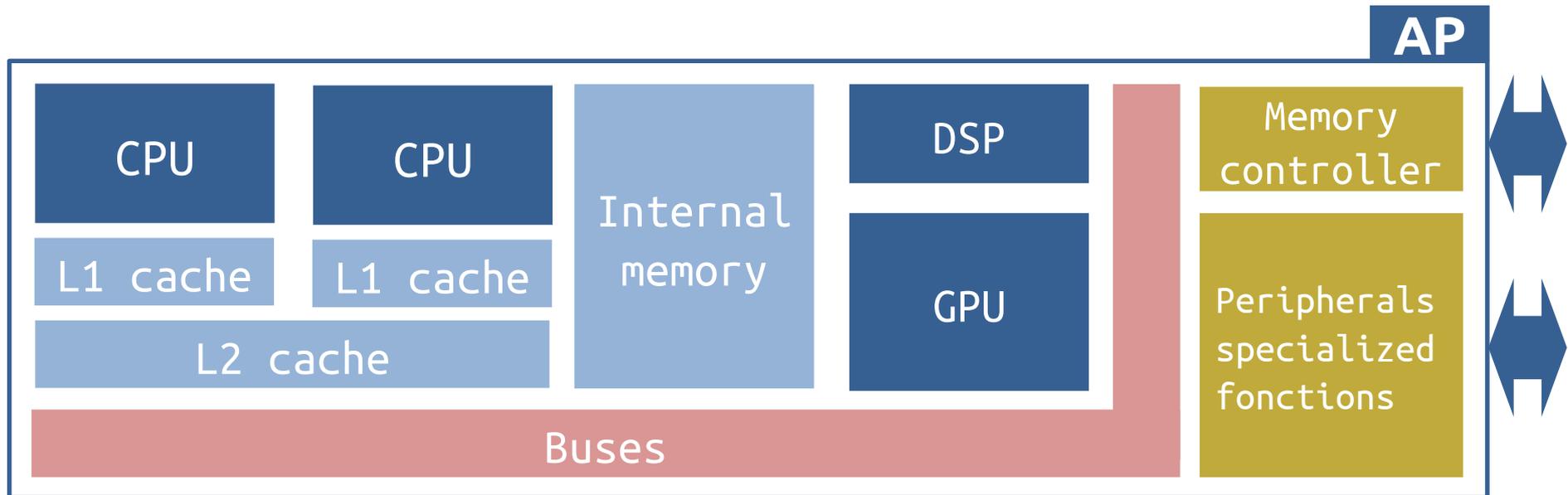
Néanmoins les processeurs applications sont très rencontrés dans les systèmes embarqués au sens large, tous domaines confondus : *consumer*, défense, transport ...

Ces systèmes embarquent généralement un OS et une interface graphique.



Les AP sont des systèmes numériques complets intégrés dans une puce (architecture hétérogène).

Néanmoins, la mémoire principale doit être ajoutée en externe.



Les **DSP (Digital Signal Processor)** sont dédiés aux applications impliquant du Traitement Numérique du Signal (TNS ou DSP ou *Digital Signal Processing*).



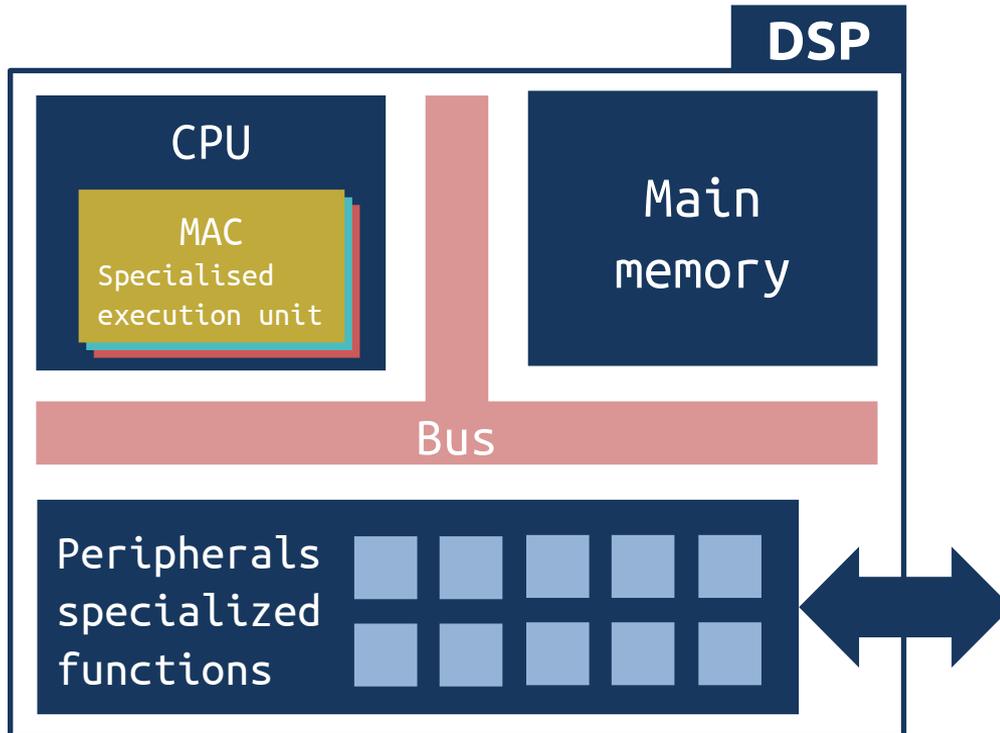
Expansion of the Danielson-Lanczos Lemma to 8 terms:

$$\begin{aligned}
 F(n) = & \sum_{k=0}^{N/8-1} x(8k)e^{\frac{-j2\pi kn}{N}} + W_N^{\frac{n}{4}} \sum_{k=0}^{N/8-1} x(8k+4)e^{\frac{-j2\pi kn}{N}} + \\
 & W_N^{\frac{n}{2}} \sum_{k=0}^{N/8-1} x(8k+2)e^{\frac{-j2\pi kn}{N}} + W_N^{\frac{n}{2}} W_N^{\frac{n}{4}} \sum_{k=0}^{N/8-1} x(8k+6)e^{\frac{-j2\pi kn}{N}} + \\
 & W_N^n \sum_{k=0}^{N/8-1} x(8k+1)e^{\frac{-j2\pi kn}{N}} + W_N^n W_N^{\frac{n}{4}} \sum_{k=0}^{N/8-1} x(8k+5)e^{\frac{-j2\pi kn}{N}} + \\
 & W_N^n W_N^{\frac{n}{2}} \sum_{k=0}^{N/8-1} x(8k+3)e^{\frac{-j2\pi kn}{N}} + W_N^n W_N^{\frac{n}{2}} W_N^{\frac{n}{4}} \sum_{k=0}^{N/8-1} x(8k+7)e^{\frac{-j2\pi kn}{N}}
 \end{aligned}$$

Leur CPU possède des extensions d'instructions et unités d'exécution dédiées au calcul de **MAC (Multiply Accumulate)** ou **SOP (Som Of Products)**. Il s'agit des opérations élémentaires rencontrées dans tout algorithme de Traitement Numérique du Signal.

## DSP – Digital Signal Processor

Les DSP sont très proches des MCU : ce sont des systèmes autonomes.  
Leur CPU est néanmoins spécialisé pour le calcul numérique.



MAC = SOP

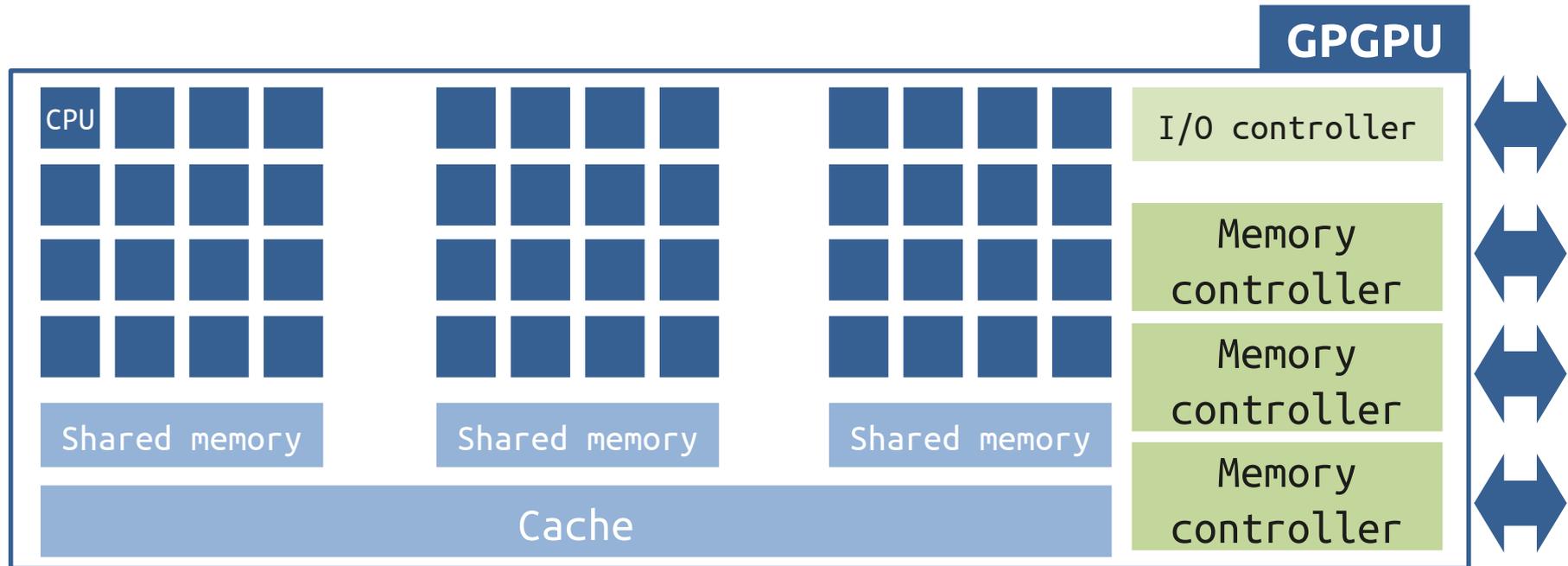
MAC : Multiply-Accumulate  
SOP : Som of Products

Les **GPU (*Graphics Processing Unit*)** sont des **coprocesseurs** de traitement spécialisés pour le calcul intensif.

Depuis quelques années, nous parlons de GPGPU (*General Purpose GPU*), GPU dédié au calcul massif au sens large. Les applications sont multiples : finance, recherche et sciences, imagerie médicale, jeux vidéos ...



Les GPU possèdent un modèle mémoire réparti non uniforme de type NUMA (*Non Uniform Memory Access*), permettant un clonage des données à traiter et un parallélisme d'exécution. Ils intègrent une architecture massivement parallèle.



### Architectures généralistes

*Processeurs de contrôle*

### Architectures hybrides

### Architectures spécialisées

*Coprocesseurs ou processeurs de calcul*

**MCU**

**AP**

**GPP**

**SoC / SoB**

**FPGA**

**DSP**

**(GP) GPU**

Micro  
Controller  
Unit

Application  
Processor

General  
Purpose  
Processor

System  
on  
Chip / Board

Field  
Programmable  
Gate Array

Digital  
Signal  
Processor

Graphics  
Processing  
Unit

Computer →

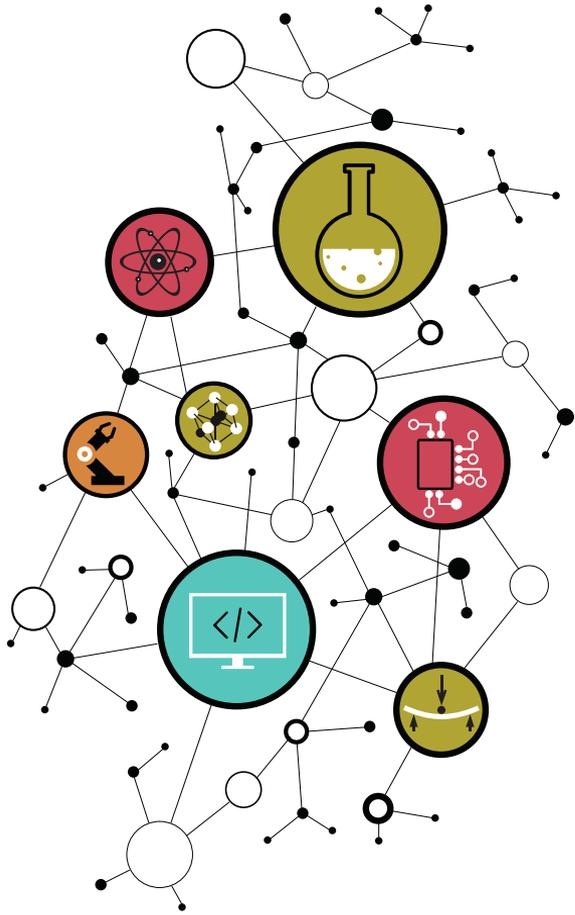
- FPGA-AP
- FPGA-MCU
- GPP-GPU
- AP
- MCU-analog

General  
Purpose  
GPU

**APPLICATIONS**

**ALGORITHMES**

## CONTACT



Dimitri Boudier – PRAG ENSICAEN  
[dimitri.boudier@ensicaen.fr](mailto:dimitri.boudier@ensicaen.fr)

Avec l'aide précieuse de :

- Hugo Descoubes (PRAG ENSICAEN)



Except where otherwise noted, this work is licensed under  
<https://creativecommons.org/licenses/by-nc-sa/4.0/>