

# CONVERTISSEUR SIGMA DELTA

## Modélisation et simulation sous Matlab/Simulink®

### Objectifs :

- Utiliser l'environnement Matlab/Simulink pour la modélisation et la simulation haut niveau d'une structure complexe ainsi que pour la simulation de bruit de système
- Appréhender le fonctionnement d'un convertisseur sigma-delta à travers la simulation

## 1. Présentation du sujet

### 1.1 Rappel théorie et fonctionnement des convertisseurs Sigma-Delta

Les convertisseurs analogique-numérique sigma-delta peuvent atteindre des résolutions très importantes (jusqu'à 24 bits) en contrepartie d'une bande passante utile inférieure au MHz. De telles résolutions peuvent être atteintes du fait du sur-échantillonnage (*oversampling*) mis en œuvre dans ce type de convertisseur et de la mise en forme particulière du bruit de quantification (*noise shaping*) qui tend à rejeter ce bruit hors de la bande utile (voir le calcul accompagnant la Figure 2 et l'illustration de la Figure 3).

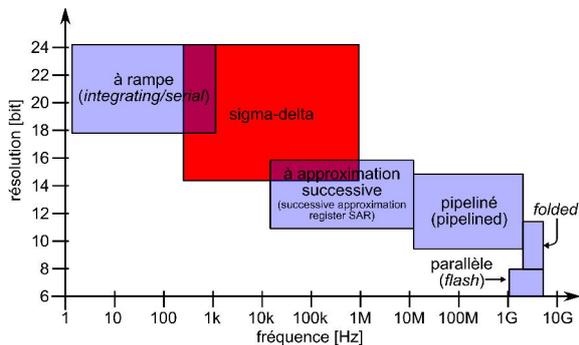


Figure 1 : Résolution et domaine de fréquence des convertisseurs analogiques numériques

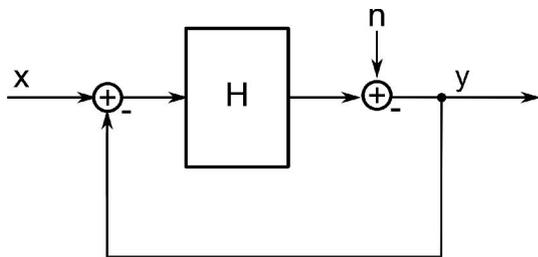


Figure 2: Modèle d'un convertisseur sigma-delta

$$Y(z) = \frac{H(z)}{1 + H(z)} X(z) + \frac{1}{1 + H(z)} N(z)$$

On définit :

$$STF(z) = \frac{H(z)}{1 + H(z)}$$

la fonction de transfert du signal et

$$NTF(z) = \frac{1}{1 + H(z)}$$

la fonction de transfert du bruit.

Pour  $H(z)$  de grand gain dans la bande utile,  $STF(z) = 1$  et  $NTF(z) \ll 1$ .

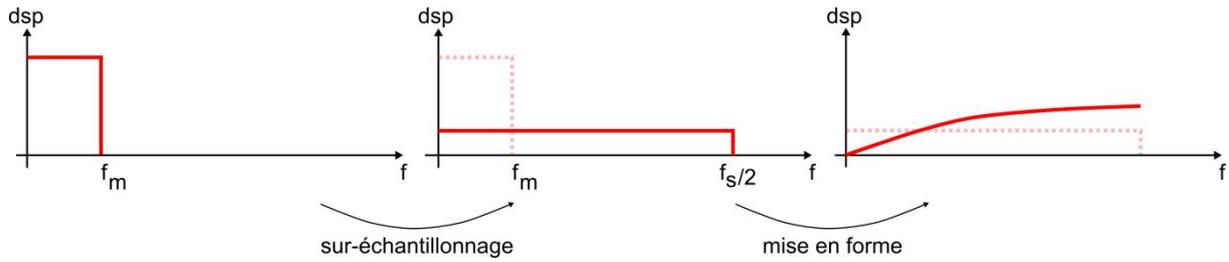


Figure 3 : Allures des densités spectrales de puissance de bruit de quantification en considérant les effets de sur-échantillonnage et de mise en forme des convertisseurs sigma-delta. Le sur-échantillonnage répartit la puissance de bruit de quantification sur un domaine spectral plus grand ce qui a pour effet direct une diminution de la densité spectrale de puissance. La structure bouclée du convertisseur sigma-delta se comporte vis-à-vis du bruit de quantification comme un filtre passe-haut qui réduit fortement le bruit aux basses fréquences.

Un convertisseur sigma-delta est un système bouclé à contre-réaction (voir en Figure 3 l'exemple d'une structure du 1<sup>er</sup> ordre) qui se compose d'un intégrateur ( $aI(z)$  dans la Figure 3), d'un comparateur (*quantizer*) et d'un convertisseur numérique analogique (CNA, DAC). La présence d'un intégrateur dans la boucle tend à annuler la différence entre le signal d'entrée  $V_e$  et le signal sortant du CNA. La conséquence est que la valeur moyenne du signal sortant du CNA converge vers la valeur du signal d'entrée  $V_e$ . Le filtre numérique décimateur en sortie du modulateur sigma-delta permet de générer l'information numérisée sur  $N$  bits à partir du flot binaire (*bitstream*) de sortie de comparateur.

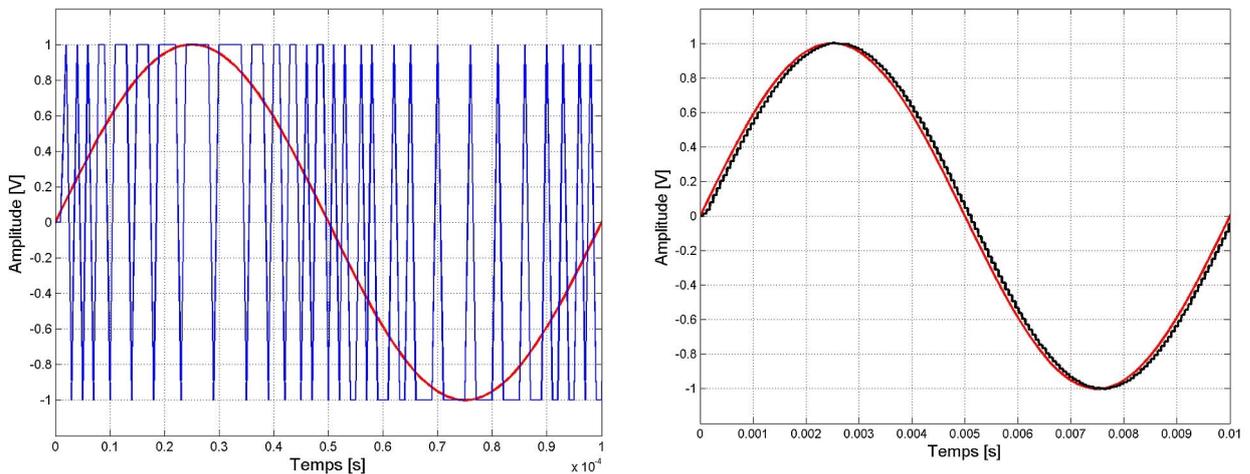
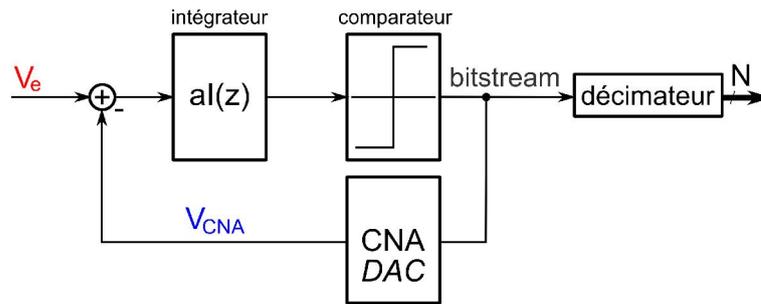


Figure 4 : Schéma bloc d'un convertisseur sigma-delta du 1<sup>er</sup> ordre et signaux associés. En bas à gauche, la valeur moyenne du signal à deux niveaux en sortie du CNA,  $V_{CNA}$ , qui suit le *bitstream* évolue au rythme du signal d'entrée  $V_e$ . Ce que confirme le chronogramme en bas à droite représentant le signal sur  $N$  bits issu du filtrage du *bitstream* par le décimateur.

**Référence bibliographique :**

L. Yao, M. Steyaert, W. Sansen, "Low-Power Low-Voltage Sigma-Delta Modulators in Nanometer CMOS", Springer, ISBN 978-1-4020-4139-6. Vol. 868, 2006

**1.2. Environnement Matlab/Simulink**

Pour ce TP, vous disposerez de fichiers préexistants décrits dans ce paragraphe. Les données numériques utilisées pour la modélisation correspondent à des données extraites de mesures ou de simulations au niveau électrique d'un convertisseur sigma-delta à structure à capacités commutées réalisé en technologie CMOS 0.35  $\mu\text{m}$ .

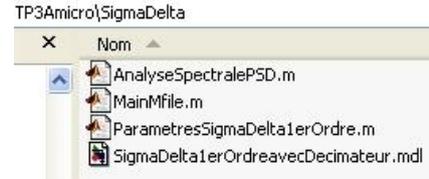


Figure 5: Contenu du répertoire de travail

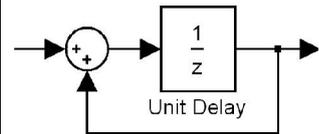
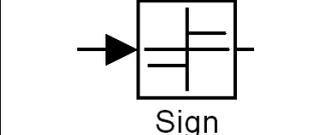
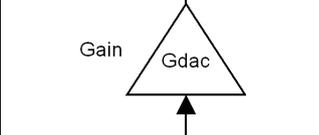
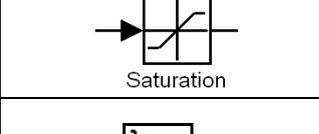
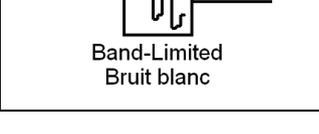
**1.2.1. Description des fichiers Matlab et Simulink existants**

Le répertoire de travail comporte trois fichiers Matlab .m et un fichier Simulink .mdl.

- ParametresSigmaDelta1erOrdre.m contient les paramètres du modulateur (fréquence de l'horloge, densité puissance des sources de bruit), du signal d'entrée (amplitude, fréquence) et de la simulation (durée de simulation).
- MainMfile.m charge le fichier de paramètres, lance la simulation et demande un nom pour l'enregistrement des résultats avant traitement.
- AnalyseSpectralePSD.m trace le spectre du signal contenu dans le fichier chargé ainsi que la densité spectrale de puissance du signal. Pour évaluer la densité spectrale de puissance du signal, le fichier fait appel à la fonction **pwelch** de Matlab après un fenêtrage avec une fenêtre Blackman-Harris.
- SigmaDelta1erOrdreavecDecimateur.mdl contient le modèle d'une structure de convertisseur sigma-delta du 1<sup>er</sup> ordre avec le décimateur de 2<sup>nd</sup> ordre associé et les modèles de bruit correspondants aux composants du circuit réel.

**1.2.2. Modélisation sous Matlab/Simulink**

La modélisation sous Simulink s'appuie sur des fonctions de base regroupées dans le tableau suivant.

Fonction	Modèle sous Simulink		Remarque
intégrateur	unit delay		Le paramètre période d'échantillonnage correspond à la période d'horloge du convertisseur.
comparateur	sign		Le signal de sortie vaut +1 pour un signal d'entrée positif ou -1 pour un signal d'entrée négatif.
CNA	gain		Le gain dans le cas d'une alimentation 3 V vaut 1,5.
saturation	saturation		Ce bloc permet de prendre en compte les limites liées à la tension d'alimentation.
bruit	band limited white noise		Ce bloc prend comme paramètre la densité spectrale du bruit souhaité (paramètre <i>Noise Power</i> ) et la période d'échantillonnage (ici la période d'horloge du convertisseur).

Le modulateur sigma-delta de 1<sup>er</sup> ordre est alors modélisé comme l'illustre la Figure 5.

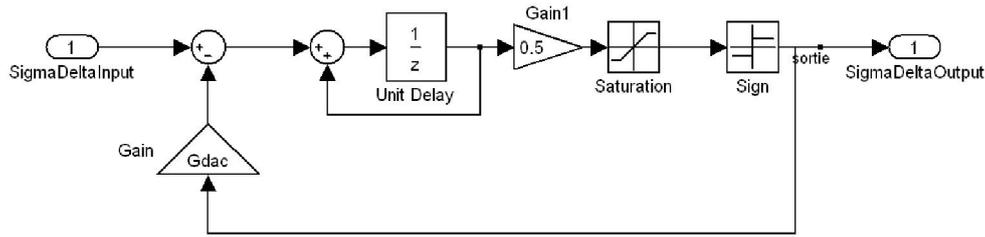


Figure 6: Modèle du convertisseur sigma-delta du 1er ordre

Le filtre numérique décimateur est constitué d'une succession d'intégrateurs et de dérivateurs de part et d'autre d'une décimation comme illustré dans la Figure 6.

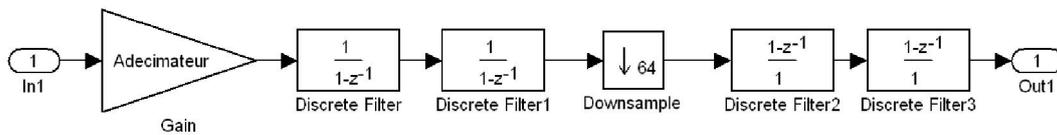


Figure 7: Modèle du décimateur du 2nd ordre associé au convertisseur sigma-delta du 1er ordre. Filtrage sinc du 2<sup>nd</sup> ordre.

Finalement les différentes sources de bruit liées aux composants du modulateur peuvent être prises en compte à travers le modèle de la Figure 7.

Ces différentes sources de bruit sont :

**Le bruit des amplificateurs.**

Ce bruit présente une composante de bruit blanc et une composante de bruit en 1/f. Le bruit blanc est modélisé directement par un bloc Band-Limited White Noise alors que le bruit en 1/f est obtenu par filtrage d'un bruit blanc.

**Le bruit en kT/C.**

Il correspond au bruit thermique au niveau des interrupteurs du circuit à capacités commutées. Il s'exprime par :

$$S_{kT/C} = \frac{2kT}{f_s \cdot C_s}$$

$f_s$  la fréquence d'échantillonnage (*sampling frequency*) et  $C_s$  la capacité d'échantillonnage.

**Le bruit lié la gigue (*jitter*) d'horloge.**

Un *jitter* sur le signal d'horloge entraîne une incertitude sur l'instant d'échantillonnage et par conséquent une erreur sur la valeur du signal échantillonné. Le bruit résultant peut se modéliser par :

$$S_{jitter} = \frac{(2\pi f_e A \Delta\tau)^2}{2 \cdot f_s}$$

avec  $f_e$  et  $A$  respectivement la fréquence et l'amplitude du signal d'entrée, et  $\Delta\tau$  l'écart type de l'incertitude sur l'instant d'échantillonnage supposé Gaussien.

Le **bruit de quantification** quant à lui est obtenu à partir du signal temporel généré par la simulation.

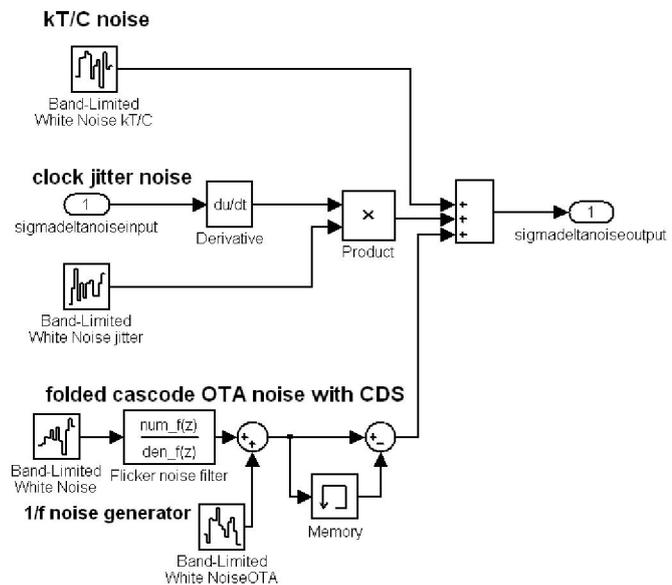


Figure 8: Modèles pour les bruits associés aux composants du modulateur sigma-delta

**Remarque :** la **fenêtre de Hanning** est recommandée pour la plupart des applications, sauf lorsque du bruit de faible amplitude doit être observé en présence de signal, dans ce cas, la **fenêtre Blackman-Harris** donne de meilleurs résultats. L'utilisation du fenêtrage est utile surtout lors de mesures lorsque l'on ne connaît pas exactement les fréquences des signaux utiles ou bien lorsque plusieurs composantes spectrales doivent être observées simultanément.

Dans le cas de simulation ou de mesure pour la caractérisation de convertisseurs analogique-numérique, on maîtrise a priori les signaux d'entrée. Dans ce cas on utilise la technique d'**échantillonnage cohérent (coherent sampling)** qui permet de se passer de fenêtrage et élimine par conséquent l'effet des lobes secondaires sur les mesures. Cependant dans le cas des convertisseurs sigma-delta qui fonctionnent par sur-échantillonnage, le signal de sortie n'est pas périodique et l'échantillonnage cohérent ne permet pas de s'affranchir du fenêtrage.

Dans ce cas particulier, il est pertinent de combiner l'échantillonnage cohérent et le fenêtrage.

L'échantillonnage cohérent consiste à choisir un rapport particulier entre la fréquence d'observation et la fréquence du signal utile de façon à obtenir un nombre entier de cycles dans la fenêtre d'échantillonnage, donné par :

$$\frac{f_e}{f_s} = \frac{N_{\text{window}}}{N_{\text{acq}}}$$

avec  $f_e$  la fréquence du signal d'entrée,  $f_s$  la fréquence d'échantillonnage,  $N_{\text{window}}$  le nombre de cycles dans la fenêtre d'observation qui doit être impair ou premier, et  $N_{\text{acq}}$  le nombre de points utilisés pour faire la FFT qui doit être une puissance de 2.

## Références bibliographiques

P. Malcovati, et al., "Behavioral modeling of switched-capacitor sigma-delta modulators", IEEE Trans. Circuits and Systems-I, Vol. 50, N° 3, pp. 352-364, 2003

Hanspeter Schmid, How to use the FFT and Matlab's pwelch function for signal and noise Simulations and measurements, FHNW/IME, August 2012

Maxim "Coherent Sampling Calculator", AN3190, 2004, <http://www.maximintegrated.com/app-notes/index.mvp/id/3190>

## 2. Travail à faire

### 2.1. Sigma-delta du 1<sup>er</sup> ordre

#### **Simulations temporelles**

- Commencez par manipuler les différents fichiers pour observer les signaux caractéristiques d'un convertisseur sigma-delta du 1<sup>er</sup> ordre. Paramètres à faire varier : fréquence de l'horloge du convertisseur, amplitude et fréquence du signal d'entrée.

#### **Spectre, densité spectrale de puissance**

- En utilisant le fichier AnalyseSpectralePSD.m observez les spectres et densités spectrales de puissance des signaux de sortie.

- Effectuez des simulations mettant en évidence l'effet du rapport de sur-échantillonnage (OSR) sur la densité spectrale de bruit et le rapport signal-sur-bruit.

Notamment, tracez le SNR(dB) en fonction de  $\log_2(\text{OSR})$ .

## 2.2. Sigma-delta du 2<sup>nd</sup> ordre

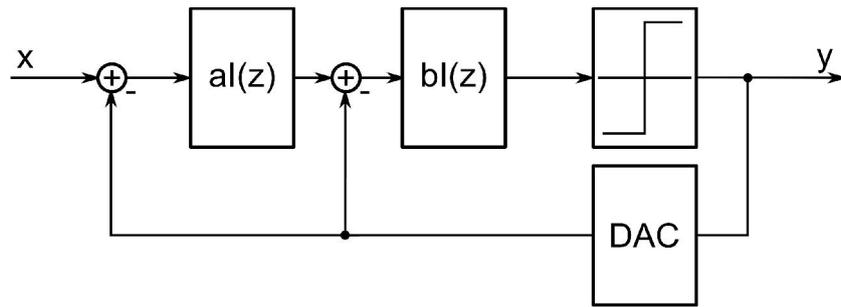


Figure 9: schéma d'un modulateur sigma-delta du 2<sup>nd</sup> ordre simple boucle

- Créez un nouveau fichier Simulink et réalisez une structure de convertisseur sigma-delta du 2<sup>nd</sup> ordre, simple boucle, CAN 1-bit.
- Observez les spectres et densités spectrales de puissance des signaux de sortie. Effectuez des simulations mettant en évidence l'effet du rapport de sur-échantillonnage (OSR) sur la densité spectrale de bruit et le rapport signal-sur-bruit. Comparez avec la structure du 1<sup>er</sup> ordre.
- Dimensionnez une structure du 2<sup>nd</sup> ordre permettant une résolution de 16 bits pour une bande passante utile de 1 kHz. Dimensionnez la capacité d'échantillonnage adéquate.

### **Dimensionnement de la capacité d'échantillonnage**

*Le bruit dû à la capacité d'échantillonnage doit être inférieur à celui de quantification*

$$\frac{k_B T}{OSR \cdot C_s} < \left(\frac{q}{2}\right)^2 \frac{1}{3\pi(2n+1)} \left(\frac{\pi}{OSR}\right)^{2n+1}$$

- Etudiez l'impact des coefficients de gain a et b des deux intégrateurs de la structure du second ordre à travers l'évolution des paramètres caractéristiques du convertisseur que sont : le rapport signal-sur-bruit **SNR**, le **SINAD** (*Signal-to-Noise-And-Distortion-ratio*), le taux de distorsion harmonique **THD** (*Total-Harmonic-Distorsion*) et le nombre équivalent de bits **ENOB** (*Equivalent Number Of Bits*).

### **Coefficients de gain des intégrateurs**

*Les coefficients ont un impact sur le rapport signal-sur-bruit (SNR) du convertisseur. Leur choix résulte d'un compromis entre le SNR, le THD, la stabilité, la surface d'intégration et la puissance consommée.*

- Reprenez le même type d'analyse avec des DAC 2-bit, 4-bit

## Annexe

### Rappel : rapport signal-sur-bruit (Signal-to-Noise Ratio SNR) d'un convertisseur sigma-delta simple boucle (single-loop)

La puissance du signal utile s'exprime par :  $p_{signal} = (v_{signal_{eff}})^2 = \left(\frac{(2^N - 1) \cdot q}{2 \cdot \sqrt{2}}\right)^2 = \frac{(2^N - 1)^2 \cdot q^2}{8}$

$N$  nombre de bits du CNA,  $n$  ordre du convertisseur,  $q$  pas de quantification.

Le bruit de quantification est obtenu par :  $p_{bruit_{\Sigma\Delta}} = \left(\frac{q}{2}\right)^2 \cdot \frac{1}{3\pi(2n+1)} \cdot \left(\frac{\pi}{OSR}\right)^{2n+1}$

Le rapport signal-sur-bruit s'obtient alors suivant :

$$SNR(dB) = 10 \log \left( \frac{\frac{(2^N - 1)^2 \cdot q^2}{8}}{\left(\frac{q}{2}\right)^2 \cdot \frac{1}{3\pi(2n+1)} \cdot \left(\frac{\pi}{OSR}\right)^{2n+1}} \right)$$

Finalement :

$$\begin{aligned} &= 10 \log \left( \frac{3\pi}{2} \cdot (2^N - 1)^2 \cdot (2n+1) \cdot \left(\frac{OSR}{\pi}\right)^{2n+1} \right) \\ &= 1.76dB + 20 \log(2^N - 1) + 10 \log(2n+1) + (2n+1) \cdot 10 \log(OSR) - 2n \cdot 10 \log(\pi) \\ &= 1.76dB + 6.02(N + N_{INC}) \end{aligned}$$

A partir de cette formule, on introduit l'amélioration théorique de résolution en termes de nombre de bits :

$$N_{INC} = \frac{1}{6.02} \left( 20 \log \left( \frac{2^N - 1}{2^N} \right) + 10 \log(2n+1) + (2n+1) \cdot 10 \log(OSR) - 2n \cdot 10 \log(\pi) \right)$$

### Exemples de calcul :

- Considérons une structure du 1<sup>er</sup> ordre, simple boucle, CNA 1-bit, avec un OSR de 64 alors :

$$SNR(dB) = 10 \log \left( \frac{3\pi}{2} \cdot (2^1 - 1)^2 \cdot (2 \cdot 1 + 1) \cdot \left(\frac{64}{\pi}\right)^{2 \cdot 1 + 1} \right) = 50.77dB$$

Le nombre équivalent de bits théorique est alors de : 8 bits

- Considérons une structure du 2<sup>nd</sup> ordre avec les mêmes caractéristiques, alors :

$$SNR(dB) = 10 \log \left( \frac{3\pi}{2} \cdot (2^1 - 1)^2 \cdot (2 \cdot 2 + 1) \cdot \left(\frac{64}{\pi}\right)^{2 \cdot 2 + 1} \right) = 79.17dB$$

Le nombre équivalent de bits théorique est alors de : 12 bits

**SNR** : *Signal to Noise Ratio*, rapport signal-sur-bruit. C'est le rapport entre la puissance du signal utile et la puissance de bruit à la sortie du convertisseur. Le bruit correspond au bruit de quantification et au bruit du circuit. Le maximum du SNR est noté **SNRp** pour *peak signal-to-noise-ratio*.

**SINAD** : *Signal to Noise And Distorsion ratio*, rapport signal-sur-bruit tenant compte de la distorsion, aussi appelé SNDR (*Signal to Noise and Distorsion Ratio*). C'est le rapport entre la puissance du signal utile est la puissance de bruit et la puissance des composantes harmoniques. Le maximum du SINAD/SNRD est noté **SINADp/SNRDp**. Le SINAD est toujours inférieur au SNR et reflète les performances de linéarité du convertisseur.

**ENOB** : *Equivalent Number Of Bits*. Nombre de bits équivalent du convertisseur.  $ENOB = \frac{SINAD - 1,76}{6,02}$

**THD** : *Total Harmonic Distortion*, taux de distorsion harmonique. C'est le rapport entre la puissance de toutes les harmoniques du signal dans la bande passante utile et la puissance du signal. Ce paramètre caractérise la linéarité du convertisseur. LE THD dépend du niveau du signal d'entrée. A cause de la saturation des étages des circuits de fortes amplitudes d'entrée conduisent à un THD plus important que de faibles amplitudes.

**SFDR** : *Spurious Free Dynamic Range*. C'est la différence entre le niveau du pic de puissance du signal et le niveau du plus haut pic n'étant pas le signal. Ce pic peut correspondre à une harmonique mais pas nécessairement.

**DR** : *Dynamic Range*, plage de dynamique. C'est le rapport entre la plus grande puissance de signal utile pouvant être appliquée sans dégradation de performance (SNRp-3dB) et la plus petite puissance de signal détectable (SNR=0dB).

**OL** : *Overload Level*. C'est l'amplitude relative par rapport à l'amplitude maximum du signal d'entrée qui conduit à un SNR valant SNRp-3dB.

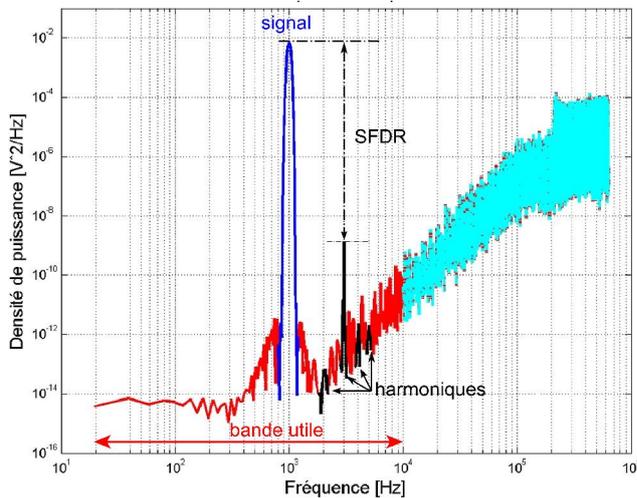


Figure 10: Densité Spectrale de Puissance avec mise en évidence de la bande utile, du signal et des harmoniques.

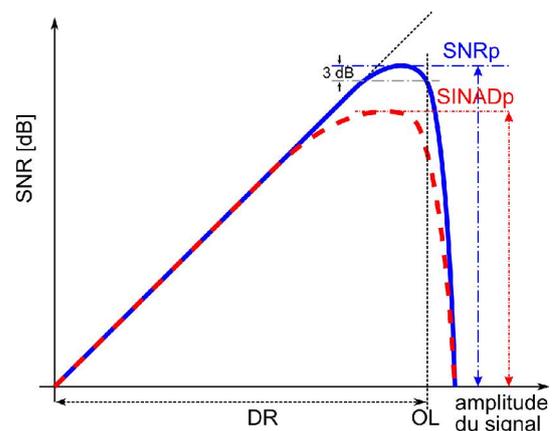


Figure 11: Illustration des performances SNRp, SINADp et DR.

Tableau 1: SNRp et OL en fonction du facteur de sur-échantillonnage (OSR) pour des structures simple boucle, 1-bit, du 2nd ordre avec des coefficients  $a=0.5$  et  $b=0.5$  [YAO2005]

OSR	16	32	64	128
SNRp [dB]	42	57	74	88
OL	0.7	0.7	0.7	0.65

**Choix du fenêtrage**

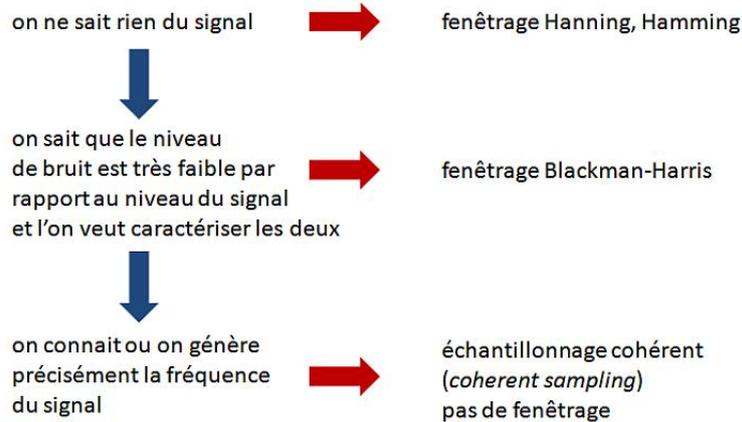


Figure 12: Arbre de choix de fenêtrage pour l'analyse FFT.

**Échantillonnage cohérent (coherent sampling)**

L'échantillonnage cohérent consiste à choisir un rapport particulier entre la fréquence d'observation et la fréquence du signal utile de façon à obtenir un nombre entier de cycles dans la fenêtre d'échantillonnage, donné par :

$$\frac{f_e}{f_s} = \frac{N_{window}}{N_{acq}}$$

avec  $f_e$  la fréquence du signal d'entrée,  $f_s$  la fréquence d'échantillonnage,  $N_{window}$  le nombre de cycles dans la fenêtre d'observation qui doit être impair ou premier, et  $N_{acq}$  le nombre de points utilisés pour faire la FFT qui doit être une puissance de 2.

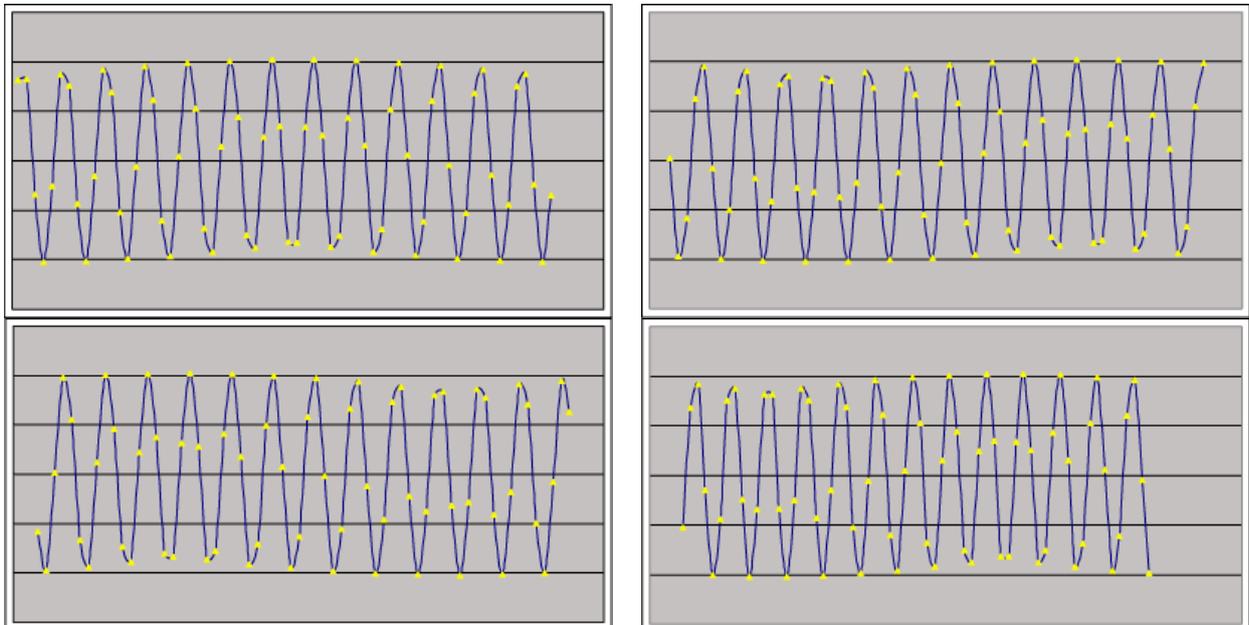


Figure 13: Exemples d'échantillonnages cohérents<sup>1</sup>.

<sup>1</sup> <http://www.maximintegrated.com/app-notes/index.mvp/id/3190>

**Normalisation du spectre**

Normalisation du spectre pour la lecture de la valeur efficace du signal

Il faut diviser la FFT par N fois le gain du fenêtrage, CG (*Coherent Gain*); N étant le nombre d'échantillons. Le gain du fenêtrage est la moyenne arithmétique des coefficients,  $\omega[i]$ , de la fenêtre utilisée, comme suit :

$$CG = \frac{1}{N} \sum_{i=0}^{N-1} \omega[i]$$

et le résultat de la division de la FFT pour la lecture directe de la valeur efficace du signal est le suivant :

$$Y[i] = \frac{FFT(x[i]\omega[i])}{N \cdot CG}$$

Normalisation du spectre pour la lecture de la puissance du bruit

Pour le bruit, on raisonne en puissance et on calcule le gain de bruit, NG, (*Noise Gain*) exprimée par :

$$NG = \frac{1}{N} \sum_{i=0}^{N-1} \omega^2 [i]$$

Ensuite, on peut évaluer la puissance spectrale de bruit (*noise Power Spectral Density*, PSD) par :

$$PSD_{YY}[i] = \frac{2Y[i]Y[i]^*}{NG \cdot f_{bin}} \text{ pour } i > 0 ; PSD_{YY}[0] = \frac{Y[0]Y[0]^*}{NG \cdot f_{bin}}$$

avec  $f_{bin} = \frac{1}{T_{sim}} = \frac{1}{N \cdot T_{éch}}$ . C'est cette opération de normalisation qu'effectue la fonction Pwelch de Matlab.

Si l'on sait que la puissance à l'indice i provient d'un signal déterministe et non de bruit, alors on peut obtenir la puissance du signal par :

$$P_{signal} = PSD_{YY}[i] \frac{NG \cdot f_{bin}}{CG^2}$$

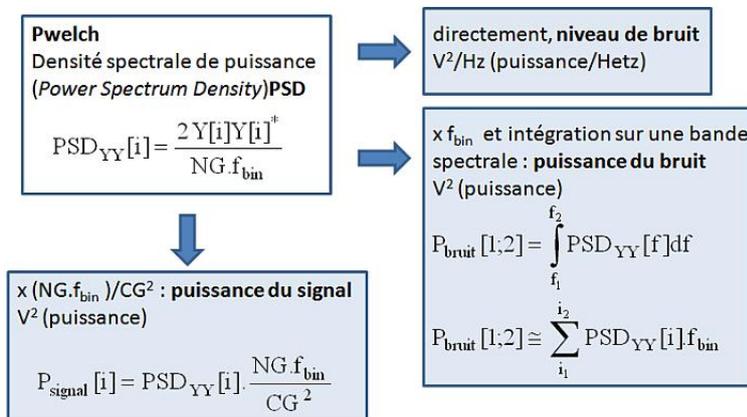


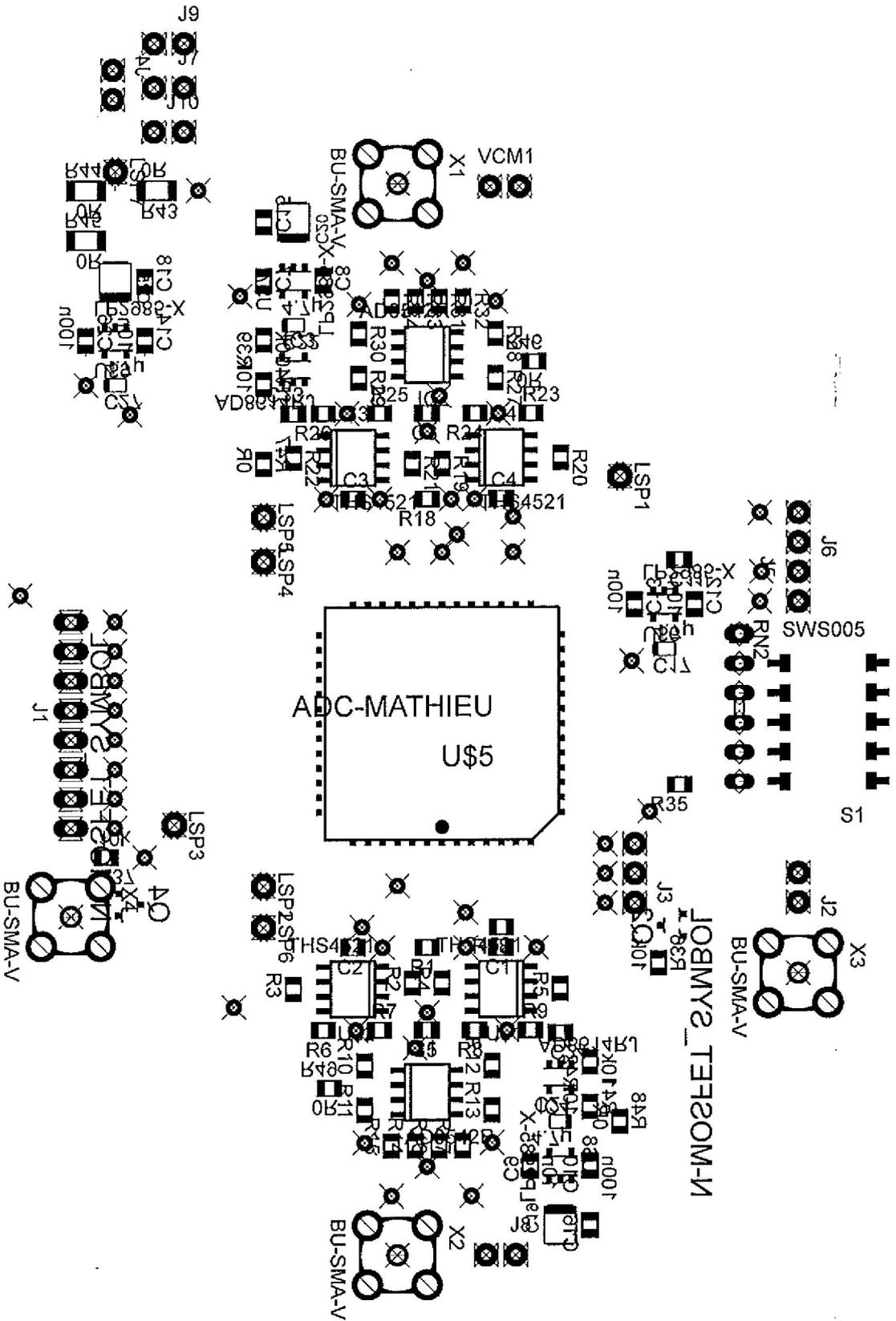
Figure 14: Puissance du bruit et du signal à partir de Pwelch.

Fenêtrage	CG	NG	scallop loss <sup>2</sup>
rectangle	1.0	1.0	3.92 dB
Hamming	0.54	0.3974	1.78 dB
Hanning	0.5	0.375	1.42 dB
Bartlett	0.5	0.3333	-
Blackman-Harris	0.3587	0.258	0.83 dB
flat top	0.2156	0.1752	-

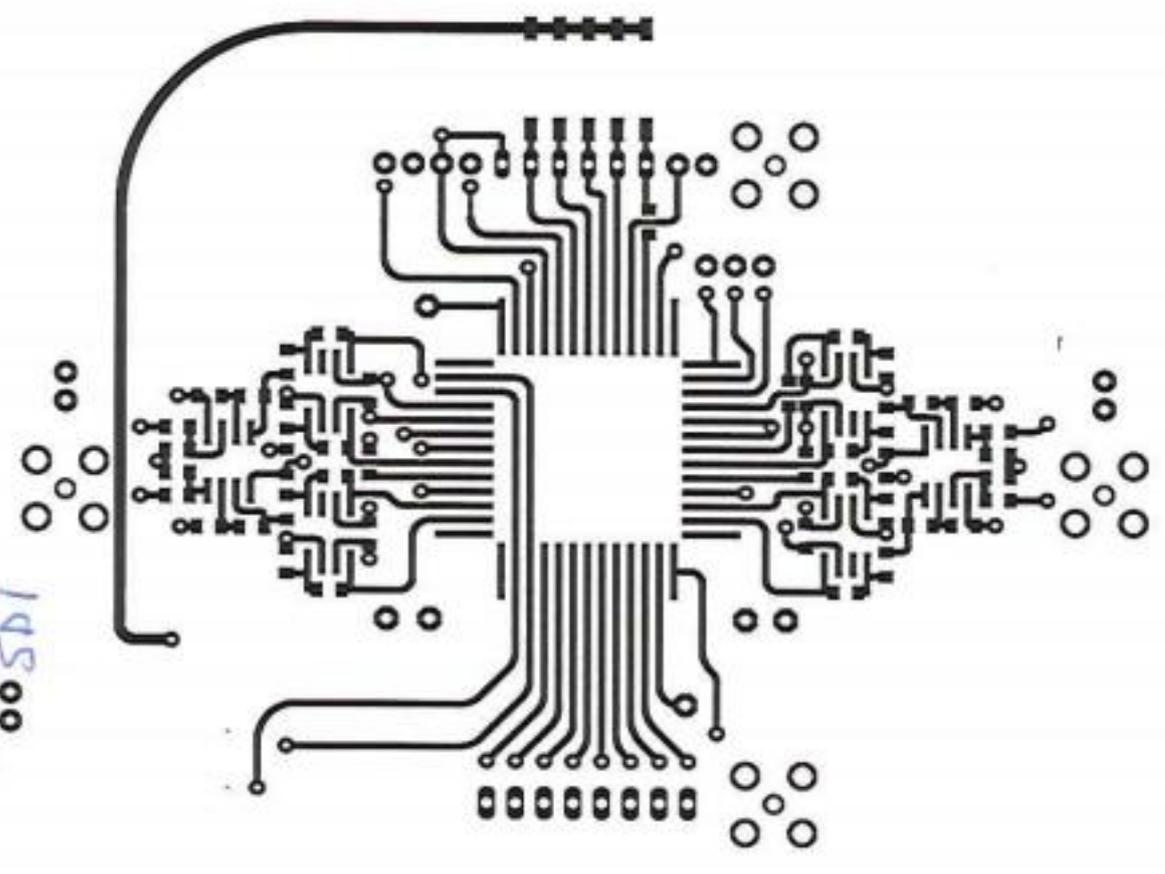
Figure 15: Coefficients pour différentes fenêtres.

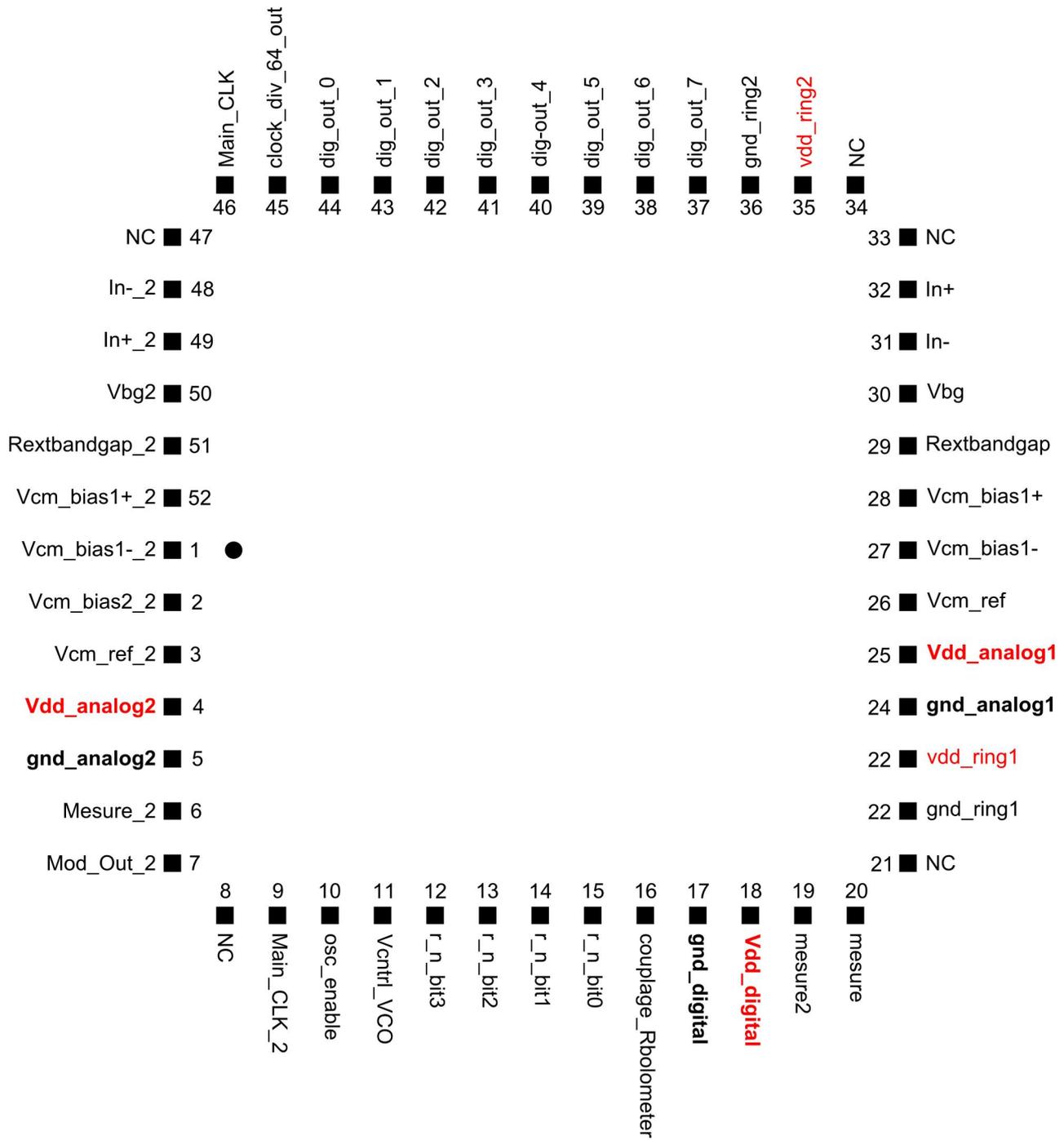
<sup>2</sup> effet d'erreur sur la valeur lue du à la différence entre la fréquence du signal et la fréquence de l'échantillon de la FFT ( $f_{bin}$ ).





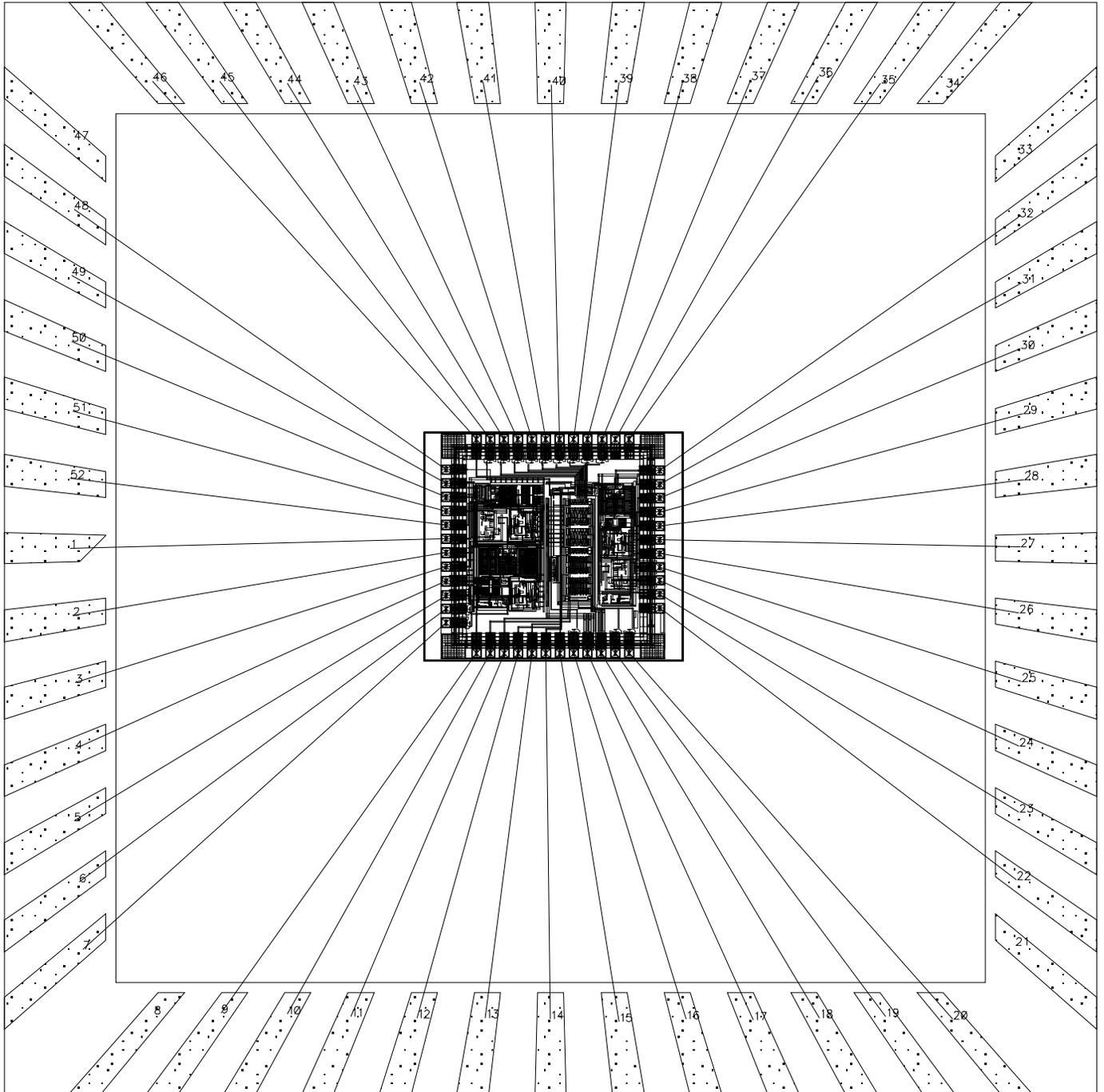
SD2  
DF  
SD1





Cavity Size .350 sq (8.9 mm sq)

JLCC52



Run A35C12\_3 ( ams )

Date Auguste 2012

Die 12583\_006

Sample Qty 27

Size 2345 x 2650

Lid removable  Sealed

Wire Die Attach

CMP

Circuits Multi-Projets<sup>®</sup>

Multi-Project Circuits<sup>®</sup>

46, avenue Felix Viallet

38 000 GRENOBLE (FRANCE)

<http://cmp.imag.fr>