

Nom :
 Prénom :
 N° de place :

ENSICAEN
 1^{ère} année
 informatique

Examen de circuits logiques 2011-2012

durée : 90 minutes

Les documents, calculatrices et téléphones portables ne sont pas autorisés.

Les réponses seront données sur ces feuilles à l'intérieur des espaces prévus à cet usage.

1- Conversion numérique

- ◆ Complétez le tableau ci-dessous

Base 2 (12 bits)*	Base 10 **	Base 16 **
		-2C,8

* les nombres binaires seront représentés en complément à deux sur 12 bits et les valeurs non entières en virgule fixe $Q_{8,4}$. (Rappel représentation $Q_{m,k}$ sur N bits: $b_{m+k-1}b_{m+k-2} \dots b_k b_{k-1} \dots b_2 b_1 b_0$; $N=m+k$)

** les nombres non entiers en base 10 seront représentés avec 2 chiffres significatifs derrière la virgule et les nombres non entiers en base 16 avec 1 chiffre significatif.

- ◆ Codez les valeurs suivantes sur 10 bits virgule flottante (E sur 4 bits ; F sur 5 bits) suivant le modèle dérivé de la norme IEEE 754.

A = -0,75

B = 192

Quelles sont les valeurs absolues minimum et maximum que l'on peut coder avec cette représentation ?

$$X_{\min} = 2 \quad \cdot \quad \cong$$

$$X_{\max} = 2 \quad \cdot \quad \cong$$

Rappel : représentation en virgule flottante suivant le modèle dérivé de la norme IEEE 754. La valeur X est représentée suivant la forme : $X = (-1)^S \cdot 2^{E-7} \cdot 1, F$

X s'écrit alors en binaire virgule flottante : $\underbrace{e_3 e_2 e_1 e_0}_{\text{signe } E} \underbrace{f_4 f_3 f_2 f_1 f_0}_F$; E et F sont codés en binaire non signé.

2- Transcodeur binaire vers Aïken

L'objectif de cet exercice est la synthèse d'un transcodeur du code DCB vers code Aïken. Le code Aïken est présenté dans la table ci-dessous.

	code DCB	code Aïken
	D C B A	A₃ A₂ A₁ A₀
	8 4 2 1	2 4 2 1
0	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 1
2	0 0 1 0	0 0 1 0
3	0 0 1 1	0 0 1 1
4	0 1 0 0	0 1 0 0
5	0 1 0 1	1 0 1 1
6	0 1 1 0	1 1 0 0
7	0 1 1 1	1 1 0 1
8	1 0 0 0	1 1 1 0
9	1 0 0 1	1 1 1 1

Q2.1. Le code Aïken est-il pondéré ?

Q2.2. Le code Aïken est-il cyclique ?

Q2.3. Le code Aïken est-il continu ?

Q2.4. Synthétisez le transcodeur code DCB vers code Aïken. La synthèse conduira aux expressions des équations logiques pour une implémentation avec uniquement des portes NAND.

Remarque : veillez à expliquer votre démarche et à présenter vos résultats intermédiaires.

3- Génération du signal Morse

Lors du partiel, vous avez réalisé le bloc logique combinatoire de transcodage des chiffres décimaux codés binaires (DCB) vers le code Morse correspondant. Ce bloc logique délivre en sortie 5 symboles Morse (M_4, M_3, M_2, M_1, M_0) simultanément (en parallèle). Un second bloc logique est nécessaire pour interfacer le transcodeur à un haut-parleur générant les sons correspondant au code Morse. La synthèse de ce bloc logique est l'objet de cet exercice. Le principe général de l'ensemble du système est illustré en Figure 1.

Le bloc logique de génération de séquence de son long ou court doit remplir deux fonctions :

- 1- La sérialisation des symboles Morse, de façon à les traiter individuellement les uns après les autres.
- 2- La génération de séquences courtes ou longues d'activation du haut-parleur pour émettre les sons courts et longs respectivement.

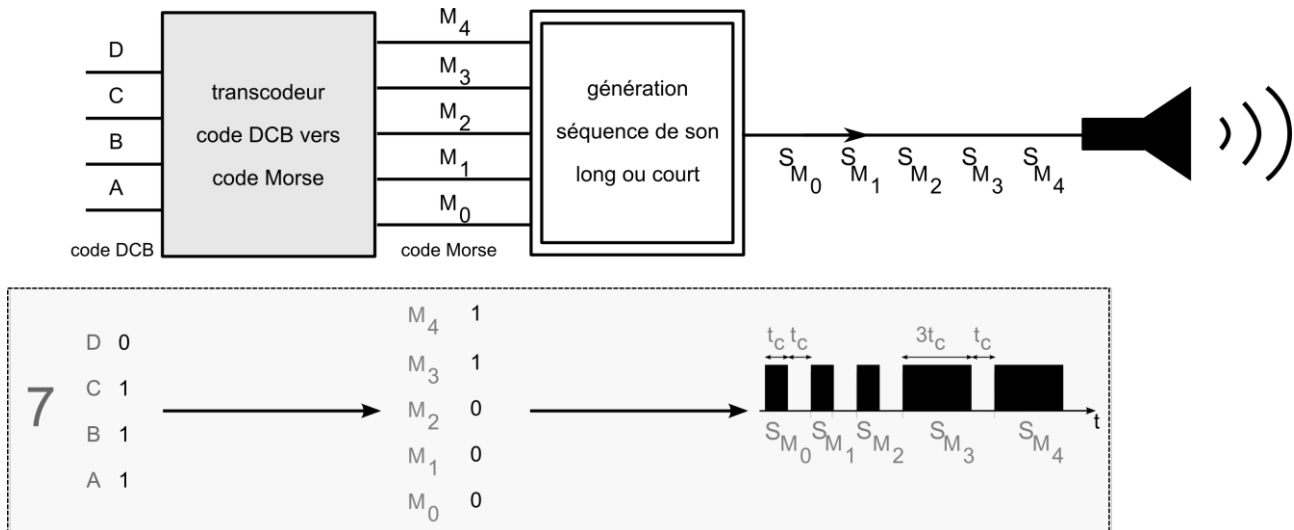


Figure 1: principe général de la génération d'une série de sons courts ou longs correspondant aux codes Morse de chiffres de 0 à 9. La partie encadrée en bas de la figure illustre les différents codes et signaux dans le cas de la génération des sons correspondants au code Morse de la valeur décimale 7.

Le Tableau 1 présente les différentes correspondances entre les symboles, niveaux logiques et signaux. Le signal logique d'activation du haut-parleur comprend une partie avec un niveau haut qui correspond au symbole et à l'activation du haut-parleur (son émis) et une partie avec un niveau bas lors de laquelle le haut-parleur n'est pas actif (silence). La durée du niveau haut dépend du son à émettre, elle vaut $1t_c$ pour un son court et $3t_c$ pour un son long. La durée du silence est $1t_c$ soit l'équivalent de la durée d'un son court.

Symbole Morse	Représentation graphique	Niveau logique correspondant en sortie du transcodeur (M_i)	Signal logique d'activation du haut-parleur (S_{M_i})
court	●	0	
long	■	1	

Tableau 1: correspondances entre les symboles, les niveaux logiques et les signaux d'activation.

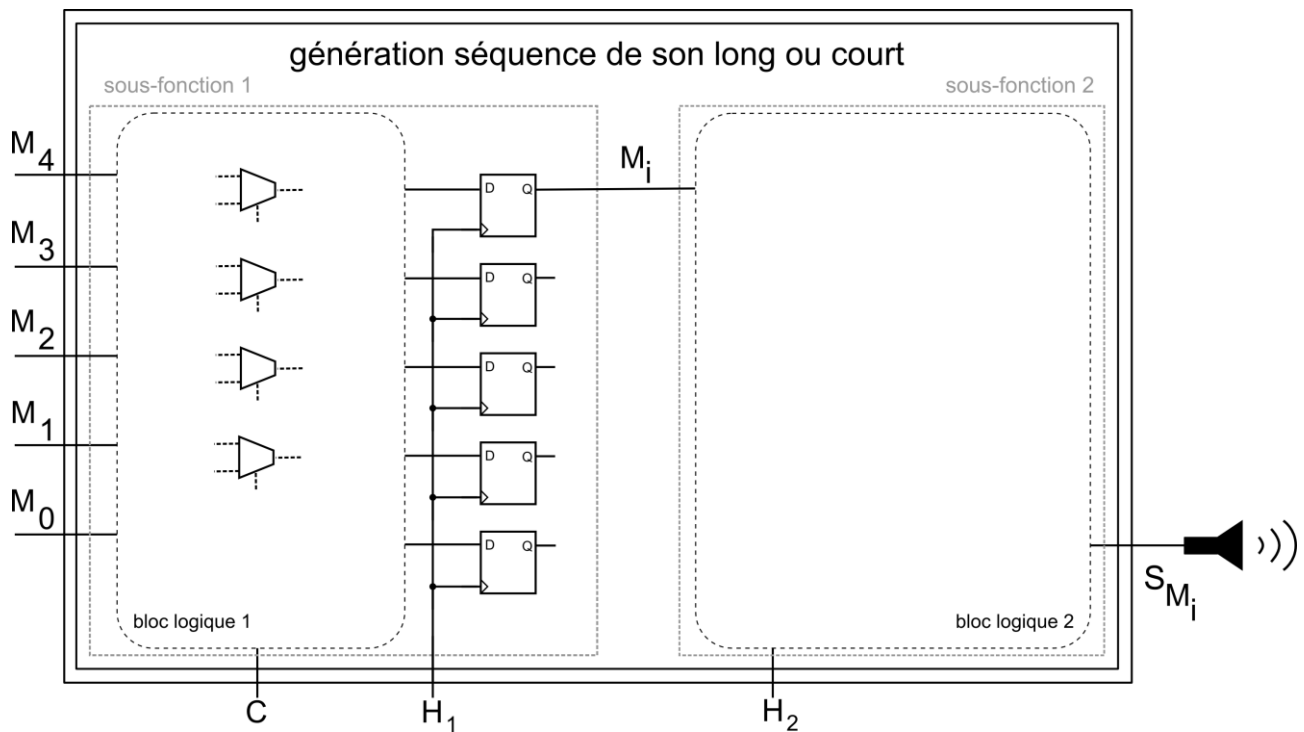


Figure 2: représentation des sous-fonctions du bloc logique de génération de la séquence de signaux d'activation du haut-parleur. Les sous-fonctions sont repérées par un cadre en pointillé. Les signaux C, H₁ et H₂ sont générés par une fonction logique extérieure en charge de la gestion de la transmission successive des chiffres, des espaces entre la transmission des chiffres et des ensembles de chiffres (mots).

Questions concernant la sous-fonction 1 :

Le bloc logique 1 fait partie de la première sous-fonction du bloc logique de génération des séquences. Le rôle de cette première sous-fonction est la sérialisation des M_i. Pour réaliser cette fonction, on utilise un registre à décalage avec chargement parallèle synchrone et sortie série.

Le registre à décalage est constitué d'un registre de donnée formé de 5 bascules et d'un bloc logique combinatoire, le bloc logique 1. Le signal logique C commande le chargement parallèle des M_i dans le registre de données. Le signal logique H₁ est le signal d'horloge des bascules D à front utilisées.

Q3.1.1 : Pour la réalisation du registre de données, pourrait-on utiliser des bascules Latch ? Expliquez pourquoi

Q3.1.2 : Compléter sur la Figure 2 la sous-fonction 1 afin d'assurer le bon fonctionnement de cette première sous-partie.

Veillez à expliquer votre démarche.

Questions concernant la sous-fonction 2 :

Le bloc logique 2 a pour rôle de générer les signaux d'activation du haut-parleur et le silence suivant le signal. Le signal H_2 est un signal d'horloge de période t_c .

Le bloc logique 2 est constitué d'une machine d'état générant soit un niveau haut suivi d'un niveau bas dans le cas d'un son court, soit 3 niveaux hauts consécutifs suivis d'un niveau bas dans le cas d'un signal long.

Ce raisonnement conduit à une solution possible, présentée ci-dessous, pour le diagramme d'état :

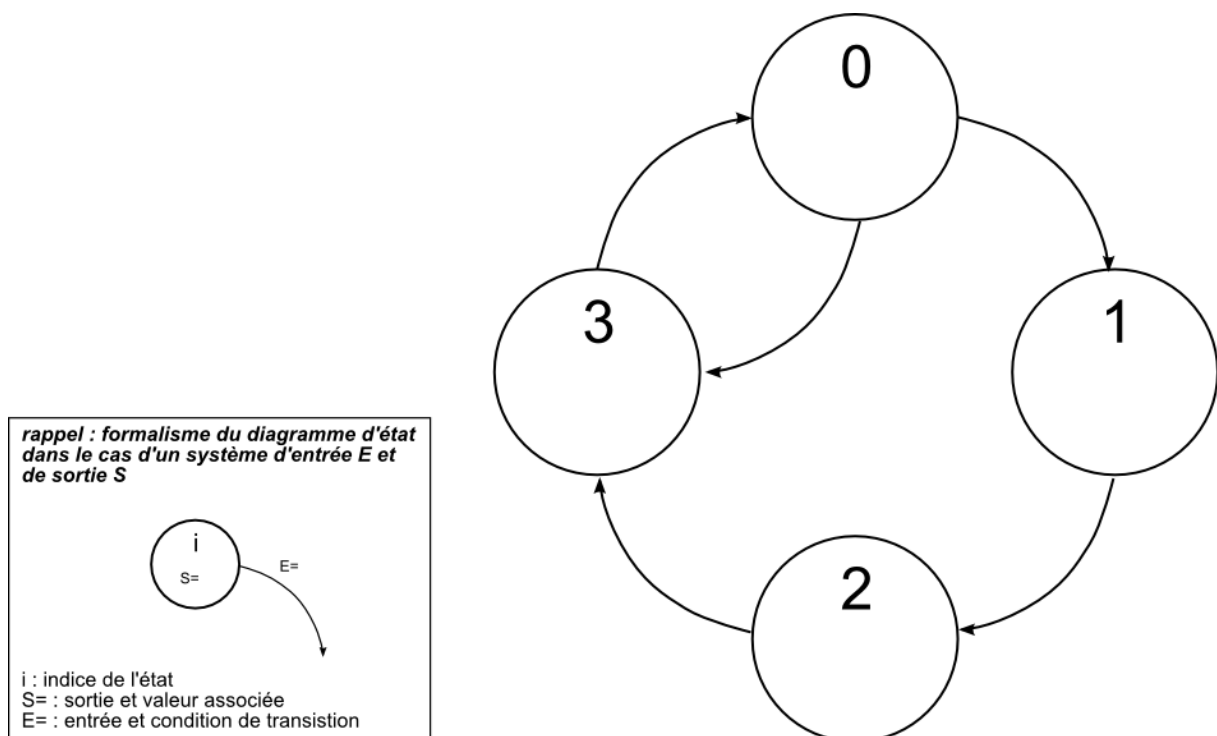


Figure 3: diagramme d'état possible pour le fonctionnement de la sous-fonction 2

Q3.2.1 : Complétez le diagramme d'état de la Figure 3

Q3.2.2 : Synthétiser la machine d'état correspondant au diagramme d'état de la Figure 3. Le résultat final de cette question sera présenté sous forme de schéma de portes logiques.

Remarque : veuillez à expliquer votre démarche et à présenter vos résultats intermédiaires.

